

Inhoudsopgave

1	Inleiding	6
1.1	Situering.....	6
1.2	Globale probleemstelling.....	7
1.3	Doelstellingen	8
1.4	Methode	8
2	Organische geheugens.....	9
2.1	Ontstaan	9
2.2	Variaties op de CuTCNQ geheugens.....	10
2.2.1	Productiemethodes van het CuTCNQ	10
2.2.1.1	Reactie tussen Cu en TCNQ in oplossing.....	10
2.2.1.2	Reactie tussen Cu en TCNQ gas	11
2.2.1.3	Reactie tussen Cu en TCNQ lagen.....	11
2.2.1.4	Co-evaporatie van Cu en TCNQ.....	11
2.2.2	Teststructuren	12
2.2.2.1	Kruispuntmatrix structuur.....	12
2.2.2.2	Via-gat structuur	12
2.2.2.3	Capacitief geschakelde kruispuntmatrix structuur.....	13
2.2.3	Materiaalkeuze elektrodes.....	19
2.3	Meetapparatuur.....	20
2.4	Schakelgedrag.....	22
2.4.1	Elektrisch.....	22
2.4.2	Schakelmechanisme	24
2.4.2.1	Aanschakelen van het geheugen	25
2.4.2.2	Uitschakelen van het geheugen.....	26
3	Ontwerp van een equivalent aansturingsmodel.....	27
3.1	Aansturingsomgeving.....	27
3.2	Geheugen	30
4	Simulaties op het equivalente aansturingsmodel	32
4.1	Pulsinvloeden.....	35
4.1.1	Invloed van de frequentie	35
4.1.2	Invloed van de duty cycle.....	36
4.1.3	Invloed van de flanksnelheid.....	37

4.1.4	Invloed van het spanningsprofiel	38
4.2	Geheugeninvloeden	39
4.2.1	Invloed van de weerstand van het geheugen	39
4.2.2	Invloed van de parasitaire capaciteit van het geheugen	40
4.3	Meetopstellingsinvloeden	41
5	Realisatie van de aansturingseenheid	42
5.1	Software	42
5.1.1	User interface op computer	42
5.1.2	Programmatie van de microcontroller	46
5.2	Hardware	46
5.2.1	Selectie van de componenten	46
5.2.1.1	Microcontroller	47
5.2.1.2	USB naar serieel convertor	48
5.2.1.3	Digitaal naar analoog convertor	49
5.2.1.4	Operationele versterker	52
5.2.1.5	Voedingsspanningsstabilisatie	54
5.2.2	Ontwerp van de printed circuit board	56
6	Metingen van de correcte werking van het gerealiseerde ontwerp	57
6.1	Instelling van de amplitude	59
6.2	Instelling van de stijgsnelheid	60
6.3	Instelling van de aan-tijd	61
6.4	Instelling van de daaltijd	62
7	Besluit	63
8	Bibliografie	64

Lijst van figuren

Figuur 1: Geïdealiseerde schakelcyclus	7
Figuur 2: Kruispuntmatrix structuur	12
Figuur 3: Via-gat structuur: CuTCNQ nanowires 4000x (links) en 43000x (rechts) vergroting..	12
Figuur 4: Microlithografisch proces.....	13
Figuur 5: Geheugenmonster met aanduiding dwarsdoorsnede en geheugenelementlocaties	15
Figuur 6: Plaatsing van de benedenelektrode op het substraat. A) Light field masker, B) fotolaklaag aangebracht, C) fotolaklaag ontwikkeld, D) koperlaag weggeëtst en fotolaklaag gestript.....	16
Figuur 7: Aanbrengen van de goudlaag via "lift-off". A) Dark field masker, B) fotolaklagen aangebracht, C) fotolaklagen ontwikkeld, D) goudlaag opgedampt, E) resultaat na lift-off en strippen van LOR1A	17
Figuur 8: Opdamping van de aluminium bovinelektrode met behulp van schaduwmasker. A) Schaduwmasker, B) geheugenmonster voor opdamping Al, C) geheugenmonster na opdamping Al.....	18
Figuur 9: Structuur waarmee 12 Cu\CuTCNQ\Al geheugens geschakeld kunnen worden	18
Figuur 10: I/V grafiek van geheugenmonsters met Al bovinelektrode (links) en Pt bovinelektrode (rechts) [9]	19
Figuur 11: Variabele voorschakelweerstand van de meetopstelling. Schematisch (links) en werkelijk (rechts).....	20
Figuur 12: Aansluiting probes onder microscoop	21
Figuur 13: Log I -V grafiek van een 200 µm x 200µm Au\CuTCNQ\Al geheugencel [6]	23
Figuur 14: Stroom in aan- en uit-toestand van een 200 µm x 200µm Au\CuTCNQ\Al geheugencel [6]	23
Figuur 15: Drempelspanningen van een 200 µm x 200µm Au\CuTCNQ\Al geheugencel [6].....	24
Figuur 16: Mechanisme bij het aanschakelen [12].....	25
Figuur 17: Mechanisme bij het uitschakelen [12].....	26
Figuur 18: Aansturingsomgeving.....	27
Figuur 19: Schematisch geheugenmodel.....	31
Figuur 20: Onderzoek aansturingmogelijkheden.....	32
Figuur 21: Testschakeling schematisch en op experimenteerpcb	33
Figuur 22: Invloed van de frequentie op de spanning over het geheugen (Vm).....	35
Figuur 23: Invloed van de duty cycle op de spanning over het geheugen (Vm).....	36
Figuur 24: Invloed van de flanksnelheid op de spanning over het geheugen (Vm).....	37
Figuur 25: Ingangspulsen met verschillende daaltijden	38
Figuur 26: Invloed van de daaltijd op de spanning over het geheugen (Vm)	38
Figuur 27: Invloed van de weerstand van het geheugen op de spanning over het geheugen (Vm)	39
Figuur 28: Invloed van de parasitaire capaciteit van het geheugen op de spanning over het geheugen (Vm).....	40
Figuur 29: Invloed van de capacitieve koppeling op de spanning over het geheugen (Vm)	41
Figuur 30: Werking van CLR engine	43
Figuur 31: Geheugenposities zichtbaar via het help-menu van de user interface.....	44

Figuur 32: Grafische user interface	45
Figuur 33: Schematische voorstelling van de PCB	46
Figuur 34: FTDI USB naar serieel omzetter	48
Figuur 35: Multi-slave systeem.....	50
Figuur 36: Timing diagramma van de dac	50
Figuur 37: Aansluitschema voor 1 kanaal van de dac.....	51
Figuur 38: Bias stroom (I_b) en offset stroom (I_{os}) in functie van de omgevingstemperatuur.....	53
Figuur 39: Gain bandwidth product in functie van de omgevingstemperatuur.....	53
Figuur 40: Omzetting van AC-spanning naar +24V en -24V DC.....	54
Figuur 41: Omzetting van +24V naar +5V	55
Figuur 42: Memory Controller PCB	56
Figuur 43: Meetopstelling	57
Figuur 44: Geheugenmonster met aanduiding signaalpinnen	57
Figuur 45: Variaties op de amplitude	59
Figuur 46: Variaties op de stijgsnelheid.....	60
Figuur 47: Variaties op de aan-tijd.....	61
Figuur 48: Variaties op de daaltijd	62

Lijst van vergelijkingen

Vergelijking 1: Schakelcyclus.....	7
Vergelijking 2: Vorming van Cu en TCNQ tot CuTCNQ	9
Vergelijking 3: Schakelcyclus 2.....	9
Vergelijking 4: Algemene reactievergelijking	10
Vergelijking 5: Reactie tussen Cu en TCNQ in oplossing.....	11
Vergelijking 6: Reactie van Cu met warm TCNQ gas	11
Vergelijking 7: Reactie tussen Cu en TCNQ lagen.....	11
Vergelijking 8: Werkelijke spanning over het geheugen	21
Vergelijking 9: Capaciteit van een condensator	27
Vergelijking 10: Permittiviteit	28
Vergelijking 11: Capaciteit van een condensator.....	28
Vergelijking 12: Maximale capaciteit van de luchtspleet	29
Vergelijking 13: Minimale capaciteit van de luchtspleet.....	29
Vergelijking 14: Capaciteit van de folie	29
Vergelijking 15: Vervangingscapaciteit.....	29
Vergelijking 16: Minimale en maximale ingangs- en uitgangscapaciteit	30
Vergelijking 17: Minimale en maximale capaciteit van de aansturingsumgeving	30
Vergelijking 18: Reële en imaginaire delen van het geheugenmodel	31
Vergelijking 19: Uitgangsspanning van de dac.....	51

Abstract

Niet-vluchtige, resistief schakelende organische geheugens zijn interessante componenten voor toekomstige generaties geheugens, vanwege hun hoge schaalbaarheid en technologische eenvoud. De weerstand van deze geheugens is afhankelijk van de programmatie. Bij dezelfde uitleesspanning hebben de geheugens een lage weerstand in de aan-toestand, en een hoge weerstand in de uit-toestand. Deze masterproef heeft een aansturingssysteem ontworpen en gerealiseerd dat in staat is meerdere geheugens in de laag- of hoogresistieve toestand te schakelen. De spanningsoverdracht tussen het meetsysteem en het geheugen gebeurt contactloos door capacitieve koppeling.

Op basis van grondige simulaties, zowel via computerapplicaties als op een fysieke testschakeling, werd een equivalent geheugenmodel opgesteld. Hieruit blijkt dat het ontworpen systeem aan elk van de 12 geheugencellen het vereiste spanningsprofiel met een nauwkeurige timing moet kunnen aanleggen. Deze parameters worden gecontroleerd door een microcontroller die het gewenste profiel via een USB-verbinding van de pc ontvangt. Een grafische user interface op pc laat toe het gewenste spanningsprofiel aan te passen. De microcontroller stuurt vervolgens de opeenvolgende spanningsamplitudes via een SPI-interface door naar de bipolaire digitaal naar analoog convertors.

Metingen van de uitgangspulsen hebben aangetoond dat we een spanningsbereik van +23V tot -23V kunnen bekomen volgens het meest efficiënte profiel. Simulaties geven aan dat de effectieve spanningen die we over de geheugenelementen kunnen aanleggen dan tussen +8V en -12V liggen. Deze uiterste waarden liggen ruim boven de drempelspanningen (+6V en -6V) waarbij het geheugen schakelt. De behaalde flanksnelheid van 25V per microseconde voldoet eveneens ruim aan de vooropgestelde vereisten. Hierdoor is het ontworpen systeem in staat om de geheugens efficiënt naar beide toestanden te schakelen.

1 Inleiding

1.1 Situering

De chipindustrie heeft transistors steeds verder verkleind tot de 100nm-grens overschreden werd en het nanoCMOS-tijdperk aanbrak. Naarmate de verkleining zich voortzet, worden de beperkingen ook meer zichtbaar: bij afmetingen kleiner dan 10nm is het gedrag anders dan bij grotere afmetingen.

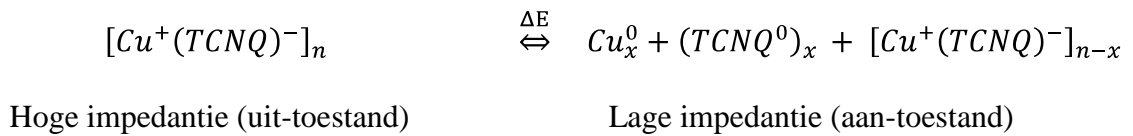
Binnen 10 tot 15 jaar zal de traditionele manier van transistorverkleining op een muur van technologische beperkingen botsen [1]. Nieuwe materialen op nanometerschaal en nieuwe concepten voor de opslag van digitale informatie zullen nodig zijn om de mogelijkheden van chips verder uit te bouwen na het huidige CMOS-tijdperk. Om deze reden onderzoekt IMEC ook andere mogelijkheden, zogenaamd post-CMOS-onderzoek.

De geheugentypes die vandaag het meeste gebruikt worden zijn (vluchtige) DRAM- en SRAM-geheugens en (niet-vluchtige) Flash-geheugens. Conventionele niet-vluchtige geheugens kunnen echter niet verkleind worden aan hetzelfde tempo als CMOS-technologie. Organische geheugens kunnen dit wel en bieden dus een oplossing voor het post-CMOS-tijdperk.

Organische elektronica verwijst naar het gebruik van organische halfgeleiders voor elektronische componenten zoals geheugens, transistors en lichtemitterende diodes. Mogelijke toepassingen zijn opslagmedia, slimme kledij, RFID-tags, chemische sensoren en zonnecellen.

De voordelen van organische halfgeleiders zijn de plooibaarheid, het gewicht, de kostprijs en het feit dat ze kunnen toegepast worden op grote oppervlakken zoals plastic of zelfs papier. Op het vlak van elektronen- en gatenmobiliteit scoren de organische halfgeleiders veel lager dan de conventionele anorganische halfgeleiders, maar hun mechanische eigenschappen zijn uniek. De lage prijs van plastic elektronica houdt niet enkel verband met de materiaalkost, maar ook met de lage productiekost. De organische materialen zijn immers geschikt voor vacuümdepositie of spincoating. Het productieproces voor siliciumchips daarentegen vereist gespecialiseerde en dure toestellen. De fabricatie van deze chips gebeurt daarenboven bij hoge temperatuur en in een gecontroleerde omgeving (clean room). Nog een extra voordeel is dat de organische technologie veel minder milieubelastend is (bv. gemakkelijke recyclage van organische materialen en lage procestemperaturen). Dit alles maakt de organische elektronica een veelbelovend alternatief voor de huidige anorganische tegenhanger.

IMEC bestudeert organische geheugens gebaseerd op het ladingsoverdrachtcomplex CuTCNQ. Dit complex kan twee stabiele vormen aannemen, een ionische en een neutrale vorm (*Vergelijking 1*), die elk een andere geleidbaarheid hebben.



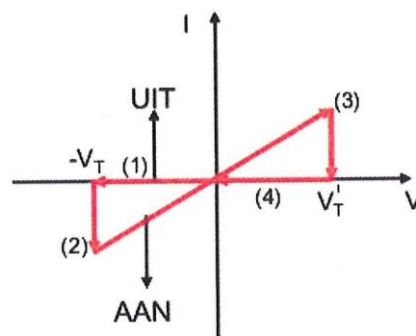
Vergelijking 1: Schakelcyclus

1.2 Globale probleemstelling

Momenteel onderzoekt men op IMEC de meest geschikte productiemethode van CuTCNQ. Zo is het mogelijk om Cu via een spontane elektrolyse reactie met het TCNQ in oplossing te laten reageren. Een andere mogelijkheid is vorming van TCNQ in de vorm van nanodraden. Reacties tussen Cu en TCNQ in lagen of door middel van co-evaporatie zijn eveneens mogelijk. De gebruikte structuur (kruispuntmatrix of via-gat) speelt ook een grote rol. Ten slotte zijn de materiaaleigenschappen van de contactelektrodes ook van groot belang.

De verschillende geheugenmonsters worden in een zeer beperkte oplage geproduceerd, en vervolgens manueel getest op hun kwaliteit. Aangezien deze metingen tijdrovend zijn, wordt er gezocht naar een systeem om deze testen te vereenvoudigen.

Een mogelijke kwaliteitsparameter is bijvoorbeeld het aantal wis/schrijf cycli van het geheugen. De organische CuTCNQ geheugens bevinden zich aanvankelijk in de uit-toestand (1, *Figuur 1*). Deze toestand wordt gekarakteriseerd door een hoge weerstandswaarde. Nadat er een voldoende hoge negatieve spanning over het geheugen komt te staan (2), schakelt het over in een aan-toestand met een lage weerstandswaarde. Het geheugen zal zich gedurende lange tijd in deze toestand bevinden, totdat de spanning een voldoende hoge positieve waarde bereikt (3). De reactie verloopt nu terug in de andere richting (4) en het geheugen gaat weer over naar de uit-toestand. De spanning laat men voortdurend variëren tussen de positieve en negatieve drempelspanning (spanning waarbij het geheugen schakelt), totdat het geheugen niet meer reageert op de aangelegde spanning. Op dit moment is het geheugen onomkeerbaar defect.



Figuur 1: Geïdealiseerde schakelcyclus

Een andere variabele is de retentietijd. Dit is het tijdsverschil tussen het moment waarop de informatie op de informatiedrager geschreven wordt, en het moment waarop deze data niet meer

geldig (onleesbaar) is. Op dat moment is er geen onderscheid meer tussen de hoogresistieve of laagresistieve toestand van het geheugen.

1.3 Doelstellingen

Het doel van dit eindwerk is het ontwerpen, modelleren en simuleren van een systeem dat in staat is meerdere geheugens tegelijk in de aan- of uit-toestand te schakelen. De koppeling tussen het aansturingssysteem en het geheugen dient hierbij contactloos te gebeuren, wat zal leiden tot een spanningsverlies ten gevolge van de capacatieve koppeling.

Het ontworpen systeem moet in staat zijn om de geheugens naar beide toestanden te schakelen door de meest efficiënte spanningspulsen op te wekken. Hierbij is het noodzakelijk dat de effectieve spanningen over het geheugen de drempelspanningen minimaal evenaren.

Om het gebruiksgemak te vergroten dient er ook een gebruikersinterface te worden ontwikkeld. Hiermee is zowel de stijgsnelheid, de aan-tijd, de daalsnelheid, als de amplitude van de spanningspuls eenvoudig instelbaar. Met het oog op de toekomst wordt de geschreven applicatie via een USB-interface verbonden met een computer.

1.4 Methode

Vooraleer de keuze gemaakt kon worden voor een bepaald aansturingssysteem, was het noodzakelijk om eerst een uitgebreid model van het geheugen en de aansturingssomgeving op te stellen. De experimenten die hiermee gepaard gingen hebben vervolgens de meest geschikte spanningspulsen onthuld. Deze metingen werden zowel uitgevoerd in een simulatieprogramma op computer als op een fysieke testschakeling.

Uit de meetresultaten is gebleken dat de meest recente digitaal naar analoog converters in combinatie met operationele versterkers voldoen aan de pulsvereisten. De parameters van de spanningspuls worden gecontroleerd door een microcontroller die het gewenste profiel via een USB-verbinding van de pc ontvangt. Een snelle seriële SPI-interface tussen de microcontroller en de dac's garandeert een nauwkeurige timing.

De gekozen DAC bevat 4-kwadrant weerstanden wat bipolaire werking toelaat, zodat we het geheugen langs één kanaal zowel kunnen uit- als aanschakelen. De convertor beschikt bovendien over een geïntegreerde terugkoppelweerstand zodat het spanningsprofiel temperatuursonafhankelijk is. Dit is vooral van belang bij het testen van het gedrag van het geheugen op hoge of lage temperaturen.

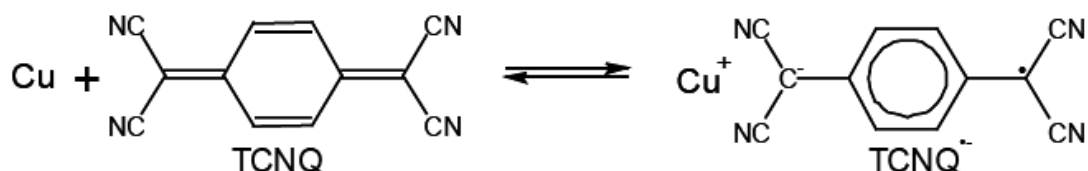
De voornaamste vereisten die gesteld worden aan de opamp zijn de stijgsnelheid en het spanningsbereik. De door ons geselecteerde component is in staat om pulsen gaande van -30V tot +30V te voorzien, aan een snelheid van 24V per microseconde.

2 Organische geheugens

De theoretische werking van het schakelgedrag wordt verduidelijkt door de bespreking van een volledige meting op een organisch geheugen. We schetsen eerst een korte ontstaansgeschiedenis van het CuTCNQ. Hierop volgt een korte beschrijving van de verschillende types geheugensamples die tijdens deze metingen onderzocht werden. Vervolgens beschrijven we de gebruikte meetapparatuur. Tenslotte volgt er een grondige uiteenzetting van het schakelgedrag van de geheugens, zowel op elektrisch als op elektrochemisch vlak.

2.1 Ontstaan

CuTCNQ wordt gemaakt door de reactie van het metaal Cu met de organische elektronenacceptor 7,7,8,8-tetracyanoquinodimethaan (TCNQ).

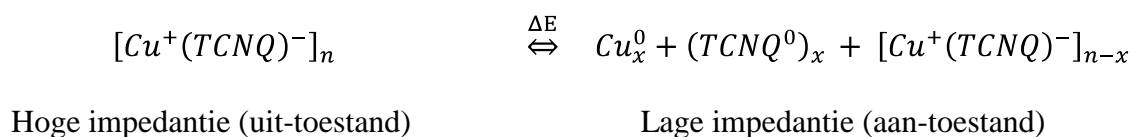


Vergelijking 2: Vorming van Cu en TCNQ tot CuTCNQ

CuTCNQ is een organisch halfgeleider ladingsoverdrachtcomplex waarmee het mogelijk is niet-vluchtige geheugens te produceren.

Het verschijnsel van de elektrische weerstandsverandering van CuTCNQ, geplaatst tussen een Cu benedenelektrode en een Al bovinelektrode, is al gekend sinds de ontdekking ervan door Potember in 1979 [2]. Bovendien werd er aangetoond dat dit schakelgedrag reproduceerbaar was en op nanoseconde-schaal optrad. Hierdoor is deze combinatie uitgegroeid tot het prototype van organische geheugens bij uitstek.

M\CuTCNQ\Al geheugenelementen (met als keuze voor het metaal M ondermeer Cu en Au) kunnen geschakeld worden van een hoog-resistieve uit-toestand (HRT) naar een laag-resistieve aan-toestand (LRT). Dit gebeurt door een voldoende grote negatieve spanning aan te leggen aan de Al bovinelektrode. Het aanleggen van een voldoende grote positieve spanning leidt dan weer tot een terugschakeling naar de HRT. *Vergelijking 3* toont deze toestanden waarin het CuTCNQ zich kan bevinden.



Vergelijking 3: Schakelecyclus 2

Problemen met de verdere verkleining van de traditionele silicium-gebaseerde niet-vluchtige geheugens tot onder de 45 nm grens hebben tot een verhoogde belangstelling in de organische ladingsoverdrachtcomplexen geleid [3]. Ze zouden de basisbouwstenen van toekomstige niet-vluchtige geheugengeneraties kunnen zijn, met een groot potentieel naar toekomstige schaalverkleining.

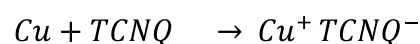
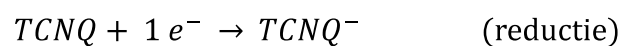
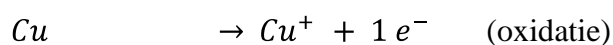
Hierdoor wordt er veel onderzoek verricht naar de meest geschikte productiemethode van deze geheugens. De methodes zijn op verschillende manieren te onderscheiden.

2.2 Variaties op de CuTCNQ geheugens

Er zijn verscheidene mogelijkheden om CuTCNQ geheugencellen te produceren. De verschilpunten liggen ondermeer in de toegepaste bereidingsmethode, het type teststructuur en het gebruikte elektrodemateriaal. Hieronder volgt een bespreking van de onderlinge differentiatie.

2.2.1 Productiemethodes van het CuTCNQ

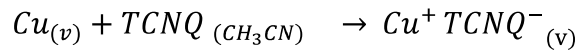
De algemene reactievergelijking is identiek voor iedere bereidingsmethode. Enkel de aggregatiestoestand waarin het Cu of het TCNQ zich bevindt is verschillend. Onderstaande vergelijking geeft de algemene reactie.



Vergelijking 4: Algemene reactievergelijking

2.2.1.1 Reactie tussen Cu en TCNQ in oplossing

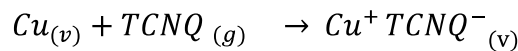
Eerst wordt tijdens de zuivering van het koper de omsluitende oxidelaag verwijderd door middel van een reactie met verdund salpeterzuur. Dit gezuiverd koper wordt vervolgens ondergedompeld in een oplossing van droog en ontgast acetonitrile (CH_3CN) dat verzadigd is met neutraal TCNQ. Wanneer de oplossing van TCNQ opgelost in acetonitrile in contact wordt gebracht met koper in vaste aggregatiestoestand (v), wordt het corresponderende metaalzout van het ionradicaal $TCNQ^-$ gevormd. Hierbij bekomt men het ionisch kristal Cu^+TCNQ^- en begint de CuTCNQ-film op het koper te groeien. Deze methode, ook “spontane elektrolyse” genoemd, leidt naar polykristallijne CuTCNQ lagen.



Vergelijking 5: Reactie tussen Cu en TCNQ in oplossing

2.2.1.2 Reactie tussen Cu en TCNQ gas

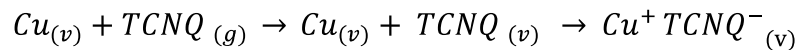
Volgens deze methode gebeurt de CuTCNQ groei zonder het gebruik van solventen. De reactie van het koper met warm TCNQ gas op lage druk leidt tot de vorming van CuTCNQ in de vorm van nanodraden, met een diameter tot beneden 50 nm. Hierdoor zijn de nanodraden geschikt voor integratie in de via's van CMOS wafers [4,5].



Vergelijking 6: Reactie van Cu met warm TCNQ gas

2.2.1.3 Reactie tussen Cu en TCNQ lagen

Bij deze methode wordt het TCNQ uit een sublimatiecel op een kopersubstraat opgedampt [6]. Vervolgens wordt de reactie tussen het Cu en het TCNQ geactiveerd, bijvoorbeeld door verwarming onder atmosferische druk.



Vergelijking 7: Reactie tussen Cu en TCNQ lagen

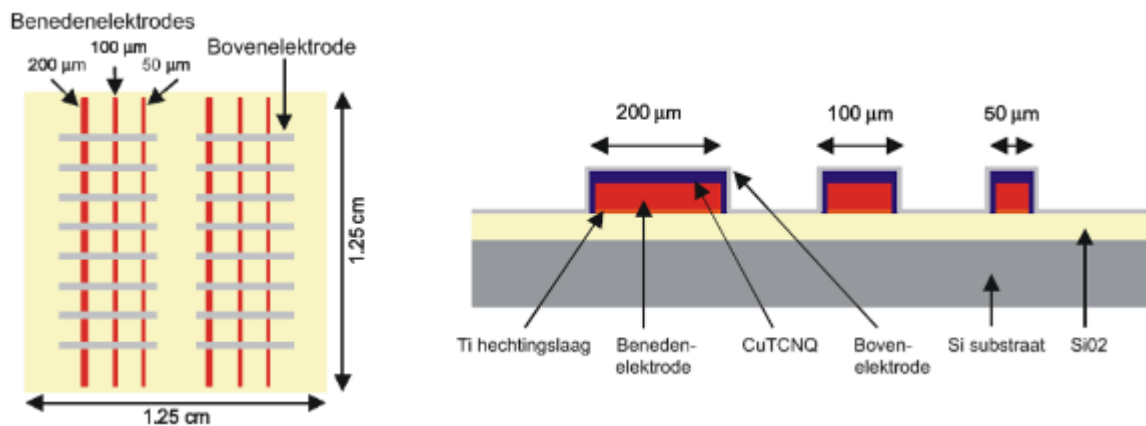
2.2.1.4 Co-evaporatie van Cu en TCNQ

Koper en TCNQ worden gelijktijdig op lage druk verdampt uit 2 sublimatiecellen. Hierbij vormt er zich een CuTCNQ neerslag op een verwarmd substraat. Om een exacte stoichiometrische verhouding te verkrijgen is het noodzakelijk een 1:1 verhouding tussen Cu atomen en TCNQ moleculen te hebben [7,8]. Deze methode leidt tot de groei van vlakke lagen. Bovendien heeft deze methode als voordeel dat de CuTCNQ lagen aangebracht kunnen worden op eender welk elektrodemateriaal [9].

2.2.2 Teststructuren

2.2.2.1 Kruispuntmatrix structuur

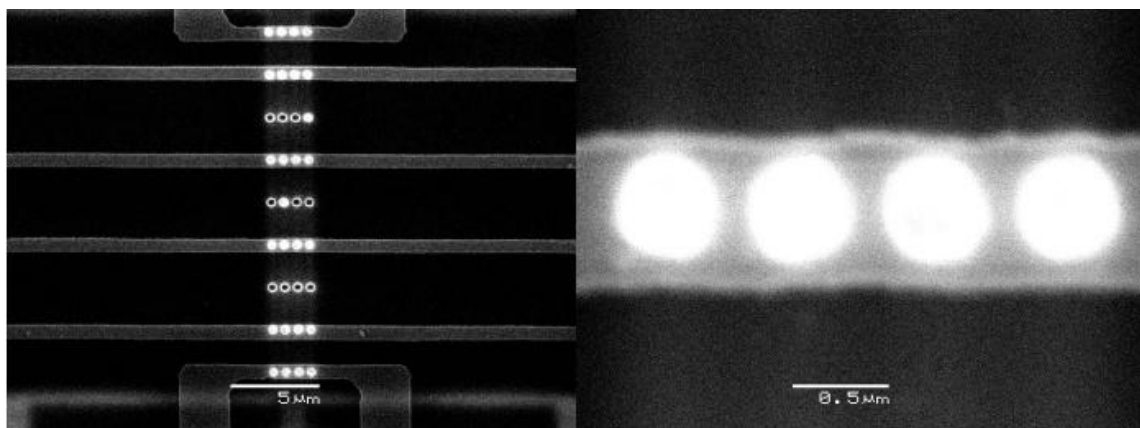
Bij deze structuur wordt het geheugenmateriaal CuTCNQ gesandwiched tussen 2 rijen elektrodes, die loodrecht op elkaar staan. De aansturing van de geheugencellen op de kruispunten van de elektrodes gebeurt door het aanleggen van een spanning over de desbetreffende boven- en benedenelektrode. De kruispuntstructuur bestaat uit benedenelektrodes van verschillende breedtes (50-100-200 μm), het geheugenmateriaal en de bovinelektrodes (200 μm). *Figuur 2* geeft de elektrodenconfiguratie in bovenaanzicht (links) en zij-aanzicht (rechts) weer [10].



Figuur 2: Kruispuntmatrix structuur

2.2.2.2 Via-gat structuur

Deze teststructuur werd ontwikkeld op IMEC. Hierbij wordt de implementatie van geheugenmateriaal getest in CMOS back-end-of-line (BEOL) [8]. De CuTCNQ groei gebeurt in via's van 500 nm hoog en 250 nm in diameter. *Figuur 3* verduidelijkt dit [10].



Figuur 3: Via-gat structuur: CuTCNQ nanowires 4000x (links) en 43000x (rechts) vergroting

2.2.2.3 Capacitief geschakelde kruispuntmatrix structuur

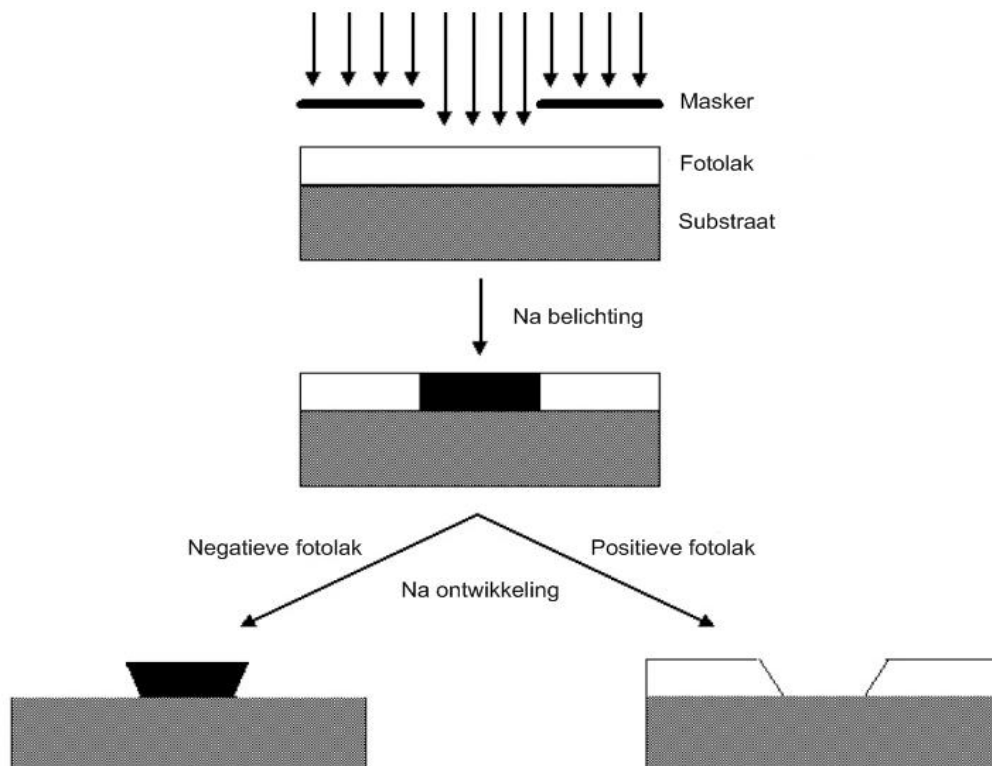
Deze geheugenmonsters werden geproduceerd volgens de microlithografie-techniek. Hierbij wordt het substraat uniform bedekt met een fotogevoelige polymeerlak (fotolak genoemd) door middel van spin coating. Het substraat bestaat uit een organische polyimide-folie. De vereiste patronen worden in de fotolak gevormd door deze selectief te belichten met een belichtingsbron.

Een maskerplaat met de gewenste patronen wordt tussen de belichtingsbron en het substraat aangebracht. De belichting zorgt voor een chemische modificatie van de fotolak. Hierdoor kunnen bepaalde delen van de fotolak weggehaald of ontwikkeld worden met behulp van ontwikkelaars.

Lithografische maskers zijn gemaakt van vlakke stukken glas of kwarts met een chroomlaag langs één kant. De nodige structuren die op het masker moeten komen worden aangemaakt in CorelDraw 12. Deze microstructuren zijn met hoge precisie geëtst in het chroom. Het chroom zorgt ervoor dat het UV-licht tegengehouden wordt en het glas zorgt ervoor dat het licht zo goed mogelijk doorgelaten wordt.

De maskers bestaan zowel in een “light field” als een “dark field” variant. Deze verschillen enkel in de chroom/glas verhouding. Maskers waarbij het gewenste patroon zichtbaar is als chroom, worden “light field” maskers genoemd. Deze maskers gedragen zich overwegend lichtdoorlatend. Wanneer het masker daarentegen hoofdzakelijk bedekt is met lichtblokkerend chroom, en het gewenste patroon bijgevolg lichtdoorlatend is, spreken we van een “dark field” masker.

Figuur 4 toont het microlithografisch proces.



Figuur 4: Microlithografisch proces

We zien dat de positieve fotolak oplosbaar wordt voor de ontwikkelaar onder invloed van licht (zie *Figuur 4*). Hierdoor blijven de afgedekte delen, die zich onder de donkere chroomlaag bevinden, over na het ontwikkelen. Een negatieve fotolak daarentegen wordt net hard onder invloed van licht. De niet-belichte delen worden vervolgens weggespoeld door de ontwikkelingsvloeistof.

Het productieproces kan als volgt samengevat worden:

1. Spinnen

De fotolak wordt in vloeibare toestand op het substraat aangebracht. Een “spinner” zorgt voor het spinnen of ronddraaien van de wafer en zorgt voor een gelijkmatige bedekking van de fotolakfilm.

2. Bakken

De wafer wordt vervolgens uitgebakken om het resterende oplosmiddel te verdampen en op die manier enkel de fotolaklaag te behouden.

3. Belichten

Bij deze processtap wordt eerst het masker gealigneerd, waarna het substraat belicht wordt met UV-licht. Aligneeraanduidingen verhinderen een misplaatsing van het masker in zowel de breedte x , de hoogte y , als hoekverdraaiing θ .

4. Ontwikkelen

Het ontwikkelen is een isotroop (in alle richtingen) etsproces. Het toegepaste etsmiddel is bij een positieve fotolak een basische oplossing. Bij een negatieve fotolak wordt er gekozen voor een organisch solvent.

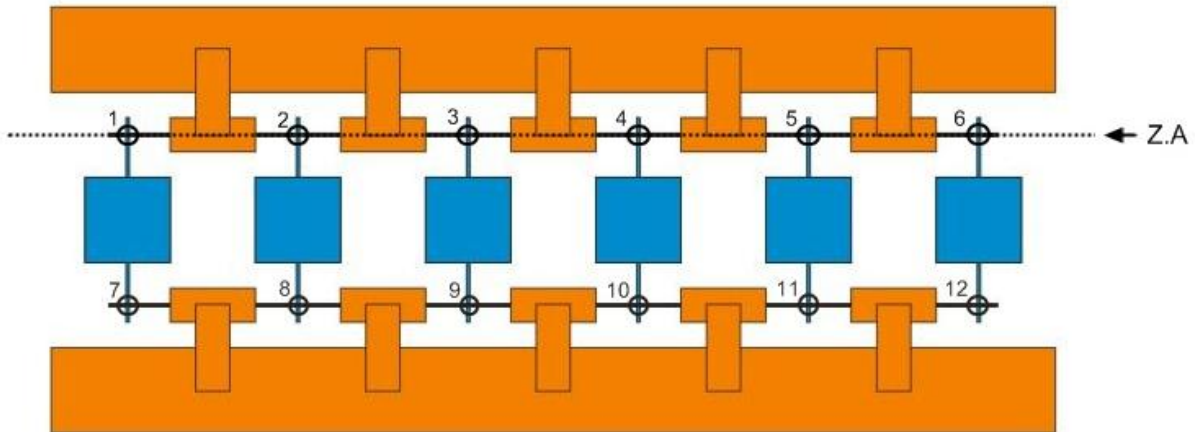
5. Processen

De patronen die doorheen de vorige stappen in de fotolak werden aangebracht, worden gebruikt voor de hieropvolgende processtappen, zoals etsen en lift-off. De overgebleven fotolak dient als een beschermingslaag bij het etsen of als “lift-off” laag.

6. Strippen

Het verwijderen van de fotolak na een processtap wordt ook wel het strippen van de fotolak genoemd. Hierbij wordt de fotolak eerst opgelost, waarna het substraat wordt gereinigd.

In de volgende figuren (*Figuur 6* tot en met *Figuur 8*) worden de gebruikte maskers en lagenstructuur van de op IMEC geproduceerde geheugenmonsters getoond. Iedere voorstelling in bovenaanzicht (rechts) wordt verduidelijkt met een afbeelding in zijaanzicht (links). *Figuur 5* toont de plaats van de dwarsdoorsnede, met eveneens een aanduiding van waar de geheugenelementen worden gevormd.

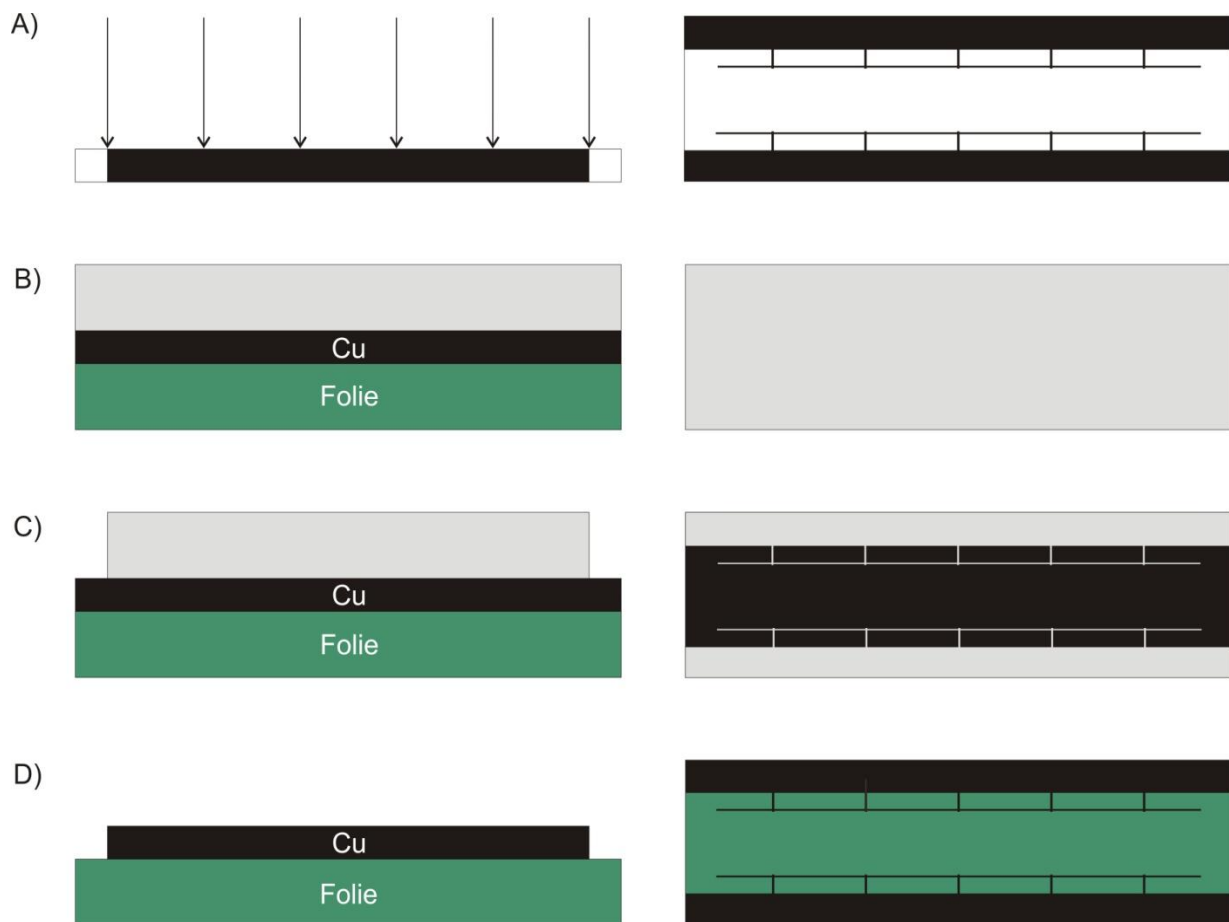


Figuur 5: Geheugenmonster met aanduiding dwarsdoorsnede en geheugenelementlocaties

We starten met de plaatsing van de benedenelektrode bovenop de polyimide-folie.

In *Figuur 6 A* zien we het gebruikte “light field” masker. De gebieden bedekt met chroom (zwart op figuur) zorgen voor het behoud van het koper op de overeenkomstige zones van het substraat. Dit is dus een voorbeeld van hoe de overgebleven fotolak als een beschermingslaag bij het etsen dient.

Eerst wordt er een homogene laag koper opgedampt bovenop de folie. Hierboven brengt men vervolgens een positieve fotoresistlaag aan (*Figuur 6 B*). Na ontwikkeling ziet het voorlopig geheugenmonster er uit zoals in *Figuur 6 C*. *Figuur 6 D* tenslotte toont het geheel na het etsproces en het strippen van de fotolak.



Figuur 6: Plaatsing van de benedenelektrode op het substraat. A) Light field masker, B) fotolaklaag aangebracht, C) fotolaklaag ontwikkeld, D) koperlaag weggeëtsd en fotolaklaag gestript

De volgende stap heeft als doel om de groei van CuTCNQ slechts op bepaalde punten te laten gebeuren. Indien deze stap niet zou worden uitgevoerd, zou de groei volgens een van de eerder genoemde productiemethodes boven de volledige koperen benedenelektrode optreden. We willen de groei van dit geheugenmateriaal echter enkel rondom de gebieden waar de bovinelektrode de benedenelektrode overlapt.

Daarom zullen we een laag goud (Au) aanbrengen bovenop bepaalde kopergebieden, om de groei in de zones verder verwijderd van deze kruispunten te vermijden.

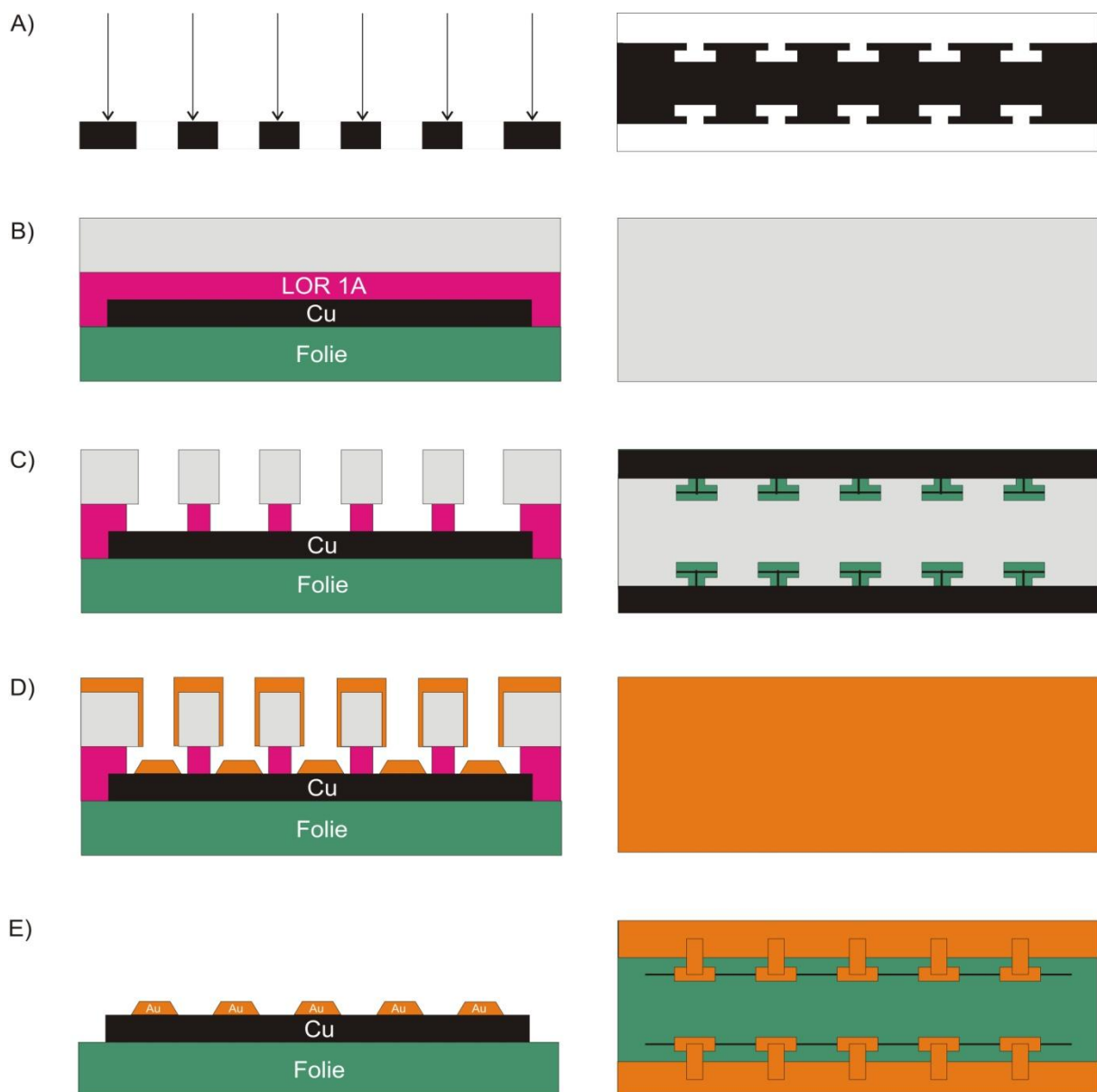
Figuur 7 A toont wederom het gebruikte belichtingsmasker. Dit masker is nu echter een dark field masker, in tegenstelling met de light field variant bij de vorige stap. We zien dat dit masker de inverse structuur heeft van het gewenste goudpatroon. De gebieden met glas en chroom zijn namelijk geïnverteerd. Daarom moet er bij gebruik van dit masker ook éérst de fotolaklaag aangebracht worden. Na de ontwikkeling volgt dan pas de opdamming van het goud zelf.

Figuur 7 B toont de lagenstructuur voor het belichten. Hierop wordt vervolgens een 2-lagen fotolak processing toegepast. Hierbij worden 2 lakken gebruikt, een lichtongevoelige lak en de normale UV-gevoelige positieve fotolak. De ongevoelige, inerte lak wordt “lift-off” lak genoemd.

In *Figuur 7 C* zien we de lagenstructuur na het belichten. Het patroon wordt wederom gedefinieerd op het substraat. De positieve fotolaklaag wordt ontwikkeld met behulp van de ontwikkelaar. Deze ontwikkelaar etst ook in de lift-off resist, daar waar de fotolak reeds verwijderd werd.

Hierop volgt de opdamping van het goud (*Figuur 7 D*). Deze goudfilm bedekt zowel de fotolak als het substraat zelf, in de gebieden waar de fotolak reeds ontwikkeld is. De goudlaag is dus geen continue film.

Tijdens het "lift-off" proces wordt de fotolak onder de film verwijderd met een solvent zoals aceton, meestal bijgestaan door ultrasoontrillingen. De goudlaag bovenop de fotolak wordt meegesleurd en enkel de film die rechtstreeks op het substraat gedeponereerd werd, samen met de LOR1A laag, blijven over op het substraat na het ontwikkelen (*Figuur 7 E*). Na de lift-off wordt de overgebleven lift-off lak verwijderd door het etsen met de ontwikkelaar.

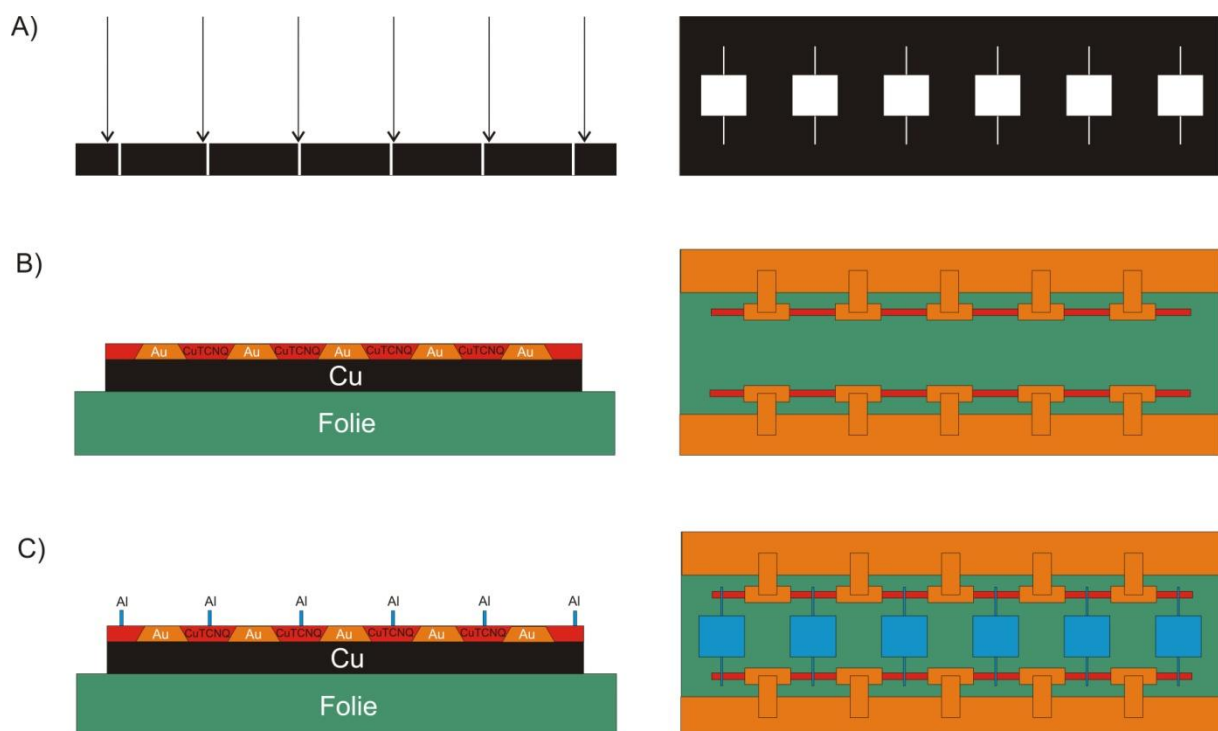


Figuur 7: Aanbrengen van de goudlaag via "lift-off". A) Dark field masker, B) fotolaklagen aangebracht, C) fotolaklagen ontwikkeld, D) goudlaag opgedampt, E) resultaat na lift-off en strippen van LOR1A

Nu rest er enkel nog de vorming van het CuTCNQ en de bevestiging van de aluminium bovinelektrodes. Ditmaal worden de bovinelektrodes, bestaande uit aluminium (Al), echter via een schaduwmasker opgedampt (*Figuur 8 A*). We willen namelijk vermijden dat het organisch materiaal CuTCNQ, dat gevoelig is voor zuren en basen, in contact komt met de fotoresistlaag of met het etsmateriaal.

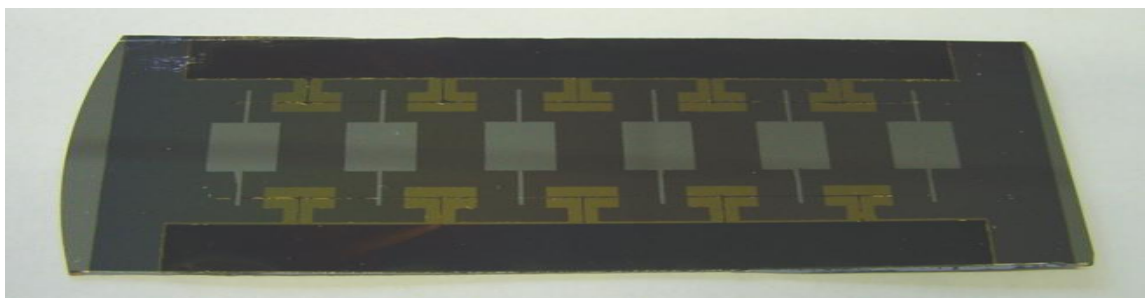
De schaduwmaskertechniek werkt als volgt: het masker bestaat uit aluminiumoxide waarin openingen zijn aangebracht. Deze openingen hebben de vorm en de afmetingen van de bovinelektrodes. Het masker wordt vervolgens tussen het sample en de aluminiumopdamper geplaatst. Op die manier wordt het Al enkel opgedampt daar waar de openingen zijn.

Figuur 8 B toont het geheugenmonster voor de opdamping van het Al, *Figuur 8 C* toont het eindresultaat.



Figuur 8: Opdamming van de aluminium bovinelektrode met behulp van schaduwmasker. A) Schaduwmasker, B) geheugenmonster voor opdamming Al, C) geheugenmonster na opdamming Al

Onderstaande *Figuur 9* toont het eindresultaat van al deze bewerkingsstappen. Het is de geheugenstructuur die door de aansturingseenheid zal geschakeld worden.



Figuur 9: Structuur waarmee 12 Cu\CuTCNQ\Al geheugens geschakeld kunnen worden

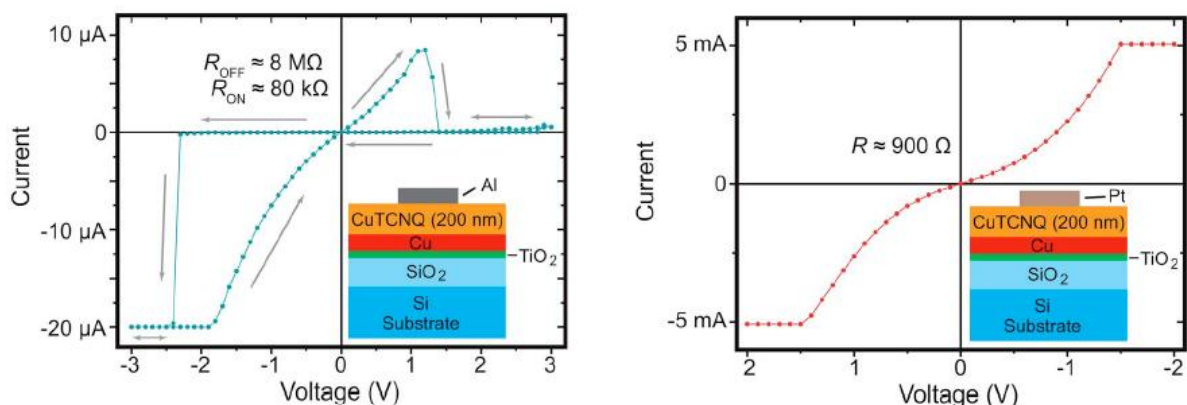
2.2.3 Materiaalkeuze elektrodes

Experimenten hebben aangetoond dat de drempelspanning van het geheugen onafhankelijk is van de dikte van de CuTCNQ laag [7]. De materiaalkeuze van de elektrodes is daarentegen wel van groot belang. Het schakelgedrag treedt namelijk enkel op wanneer er een gemakkelijk oxideerbare elektrode wordt gebruikt, die bovendien is blootgesteld aan een oxiderende omgeving. De poreuze interfacelaag tussen het CuTCNQ en een van de elektrodes is namelijk veelbepalend bij het schakelen.

Geheugenmonsters met een identieke CuTCNQ laag maar met verschillende elektrodematerialen vertoonden een sterk variërend gedrag naargelang de materiaalkeuze. Aanvankelijk werden er testen uitgevoerd op M\CuTCNQ\Al geheugenelementen met als keuze voor M ondermeer Cu, Pt, TiN, TaN en W. Hiermee werden vaak minder dan 100 schrijf/wis cycli behaald alvorens het geheugen niet meer reageerde op de aangelegde spanning [4,11]. Later werd er dan gekozen voor een edelmetaal als benedenelektrode. Wanneer er voor Au in plaats van Cu wordt gekozen als benedenelektrode stijgt de levensduur tot verschillende duizenden schrijf/wis cycli [4].

Geheugencellen met een edelmetaal als bovinelektrode vertoonden eveneens compleet verschillende karakteristieken met een veel grotere geleidbaarheid. In de laagresistieve toestand hadden de monsters met gouden bovinelektrodes een bijzonder lage weerstandswaarde van enkele ohm [12].

Figuur 10 toont de typische I/V curves voor een sample met Cu benedenelektrode en Al topelektrode (links) enerzijds en platina top elektrode (rechts) anderzijds [9]. We zien duidelijk dat de geleidbaarheid bij het monster met de platina topelektrode 250 keer hoger is in de LRS. Een schakelgedrag viel echter niet meer op te merken.

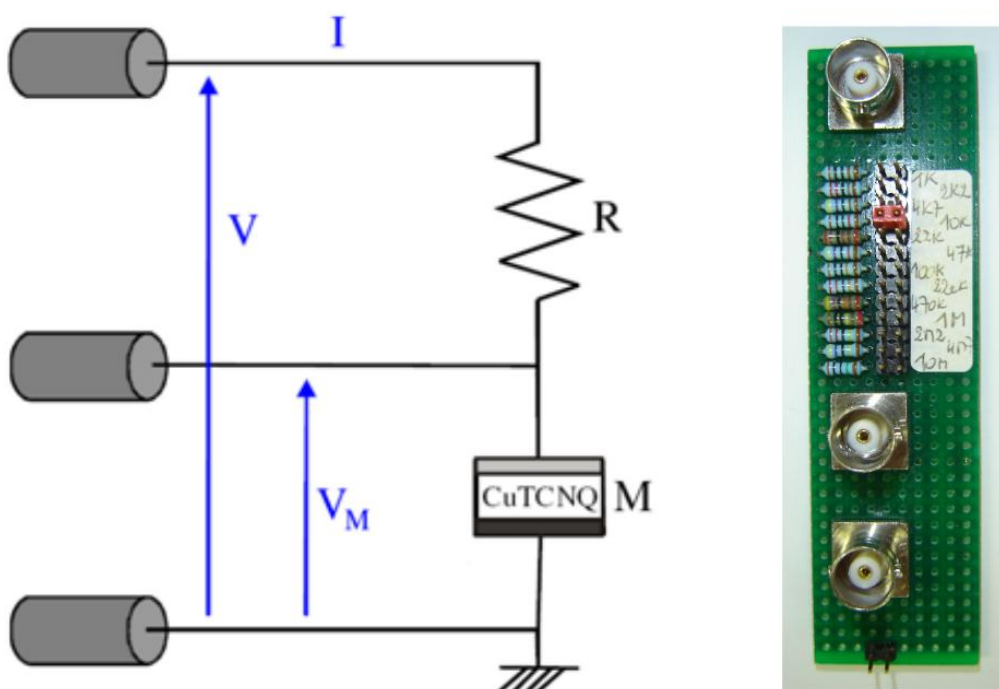


Figuur 10: I/V grafiek van geheugenmonsters met Al bovinelektrode (links) en Pt bovinelektrode (rechts) [9]

2.3 Meetapparatuur

De elektrische metingen werden onder omgevingstemperatuur uitgevoerd met een Keithley 2602 system sourcemeter. Deze uiterst precieze voeding wordt via een gpib interface met een computer verbonden waarop het programma Labview 8 (National Instruments) draait. Hiervoor werd reeds eerder een programma ontwikkeld waarmee de uitgangsspanning van de Keithley eenvoudig instelbaar is. Het programma zorgt eveneens voor de opslag van de gemeten spanning over het geheugen en de stroom erdoor.

Om te voorkomen dat het geheugen onomkeerbaar in een permanente aan-toestand terecht komt ten gevolge van een te grote stroom, wordt er een variabele belastingsweerstand in serie met het geheugenelement geplaatst. Deze weerstand voorkomt dat er een te grote stroom door het geheugenelement vloeit. De optimale weerstandswaarde bij een bepaald geheugenelement werd experimenteel bepaald door I/V experimenten uit te voeren met dalende R totdat het geheugen op een betrouwbare manier in de aan-toestand overgaat en daarna ook kon uitgeschakeld worden. Op deze manier houden we de levensduur van de elementen zo hoog mogelijk. De spanning werd via probes onder een microscoop over het gewenste geheugenelement aangelegd. Onderstaande *Figuur 11* verduidelijkt dit.



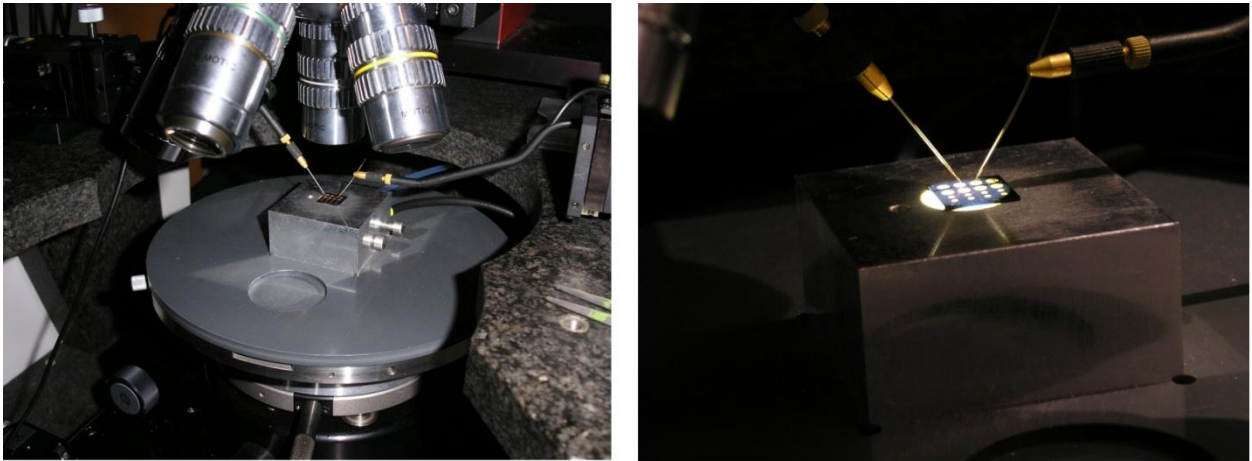
Figuur 11: Variabele voorschakelweerstand van de meetopstelling. Schematisch (links) en werkelijk (rechts).

In deze opstelling wordt de spanning V aangelegd over de gehele serie-schakeling. Door spanningsdeling (*Vergelijking 8*) staat er V_M op de bovinelektrode van het geheugen.

$$V_M = \frac{R_M}{R + R_M} V$$

Vergelijking 8: Werkelijke spanning over het geheugen

De stroom-spannings karakteristieken werden opgemeten door de spanning tussen een instelbare positieve en negatieve spanning te laten variëren, typisch gaande van +7 tot -7V en met een stapgrootte van 0.05V. Deze spanning werd vervolgens aangesloten aan de topelektrode en de benedenelektrode werd aangesloten op de massa. De aansluiting gebeurde via probes onder een microscoop (Figuur 12).



Figuur 12: Aansluiting probes onder microscoop

Deze meetgegevens werden dan later geanalyseerd met behulp van IGOR Pro 4.09 (Wavemetrics). Igor is een dataverwerkingsprogramma dat we gebruiken om de meetresultaten in te geven, te berekenen en te visualiseren. Het is een zeer handig hulpmiddel bij het nemen van conclusies na de metingen. Via macro's lezen we de tekstbestanden in die in Labview werden aangemaakt, en kunnen we de berekeningen uitvoeren. Het gebruik van dit programma betekent een grote tijds winst, aangezien alle grafiekbewerkingen nu volledig automatisch kunnen gebeuren.

2.4 Schakelgedrag

2.4.1 Elektrisch

De volgende metingen werden uitgevoerd op een Au\CuTCNQ\Al geheugenelement gemaakt volgens de kruispuntmatrix teststructuur [6]. De breedte van de beneden- en bovinelektrode bedraagt 200 μm . In serie hiermee werd een voorschakelweerstand van 10 k Ω geplaatst. De figuren werden met behulp van macro's gemaakt in Igor op basis van de meetresultaten die werden opgemaakt door Labview.

Onderstaande figuur toont, naar analogie met de geïdealiseerde schakelcyclus van *Figuur 1*, de reële schakelcyclus. Eén schrijf/wis cyclus bestaat uit een spanningsovergang van 0V tot -9V, -9V tot +9V en tenslotte terug naar 0V. Dit is een zogenaamde driehoekige spanningssweep. De volledige meting bestaat uit 10000 opeenvolgende cycli, waarvan er hier om praktische redenen slechts 6 getoond worden.

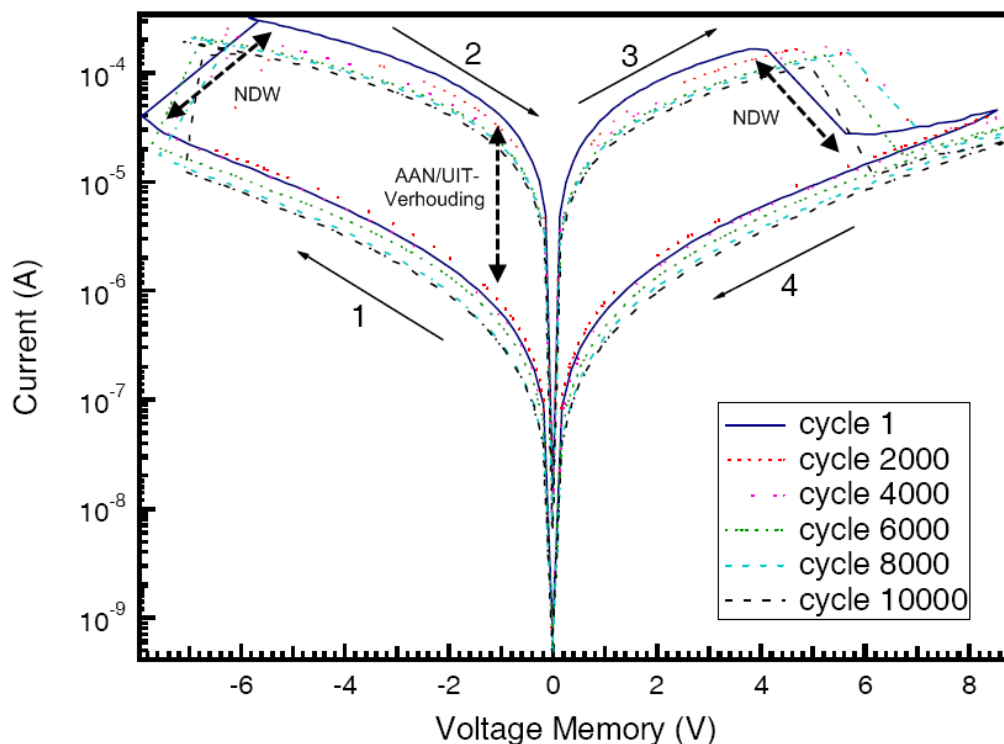
Aanvankelijk bevindt een geproduceerd geheugensample zich in de uit-toestand. Naarmate de spanning op de Al bovinelektrode -8V bereikt (curve 1), schakelt het over in een toestand met een hoge geleidbaarheid. Het geheugenelement zal deze toestand blijven behouden totdat er een voldoende hoge positieve spanning over aangelegd wordt.

Vervolgens is er de spanningsovergang van -9V tot 0V (curve 2). Het geheugen bevindt zich gedurende korte tijd in een zone gekarakteriseerd door een negatieve differentiële weerstand (NDW), waarbij een spanningsdaling leidt tot een stijging in de grootte van de stroom. Na het bereiken van ongeveer -6V merken we opnieuw de stroomdaling gepaard met de spanningsdaling op.

Hierop volgt dan de spanningstoename van 0V tot 9V (curve 3). Aanvankelijk zien we de stroomstijging als gevolg van de toename in spanningsamplitude. Wanneer de spanningsamplitude echter +4V bereikt, schakelt het geheugen over in de hoog-resistieve uit-toestand. Hierbij komen we nogmaals in een NDW zone terecht, waar een verhoging van de spanning ditmaal overeenkomt met een daling in de grootte van de stroom.

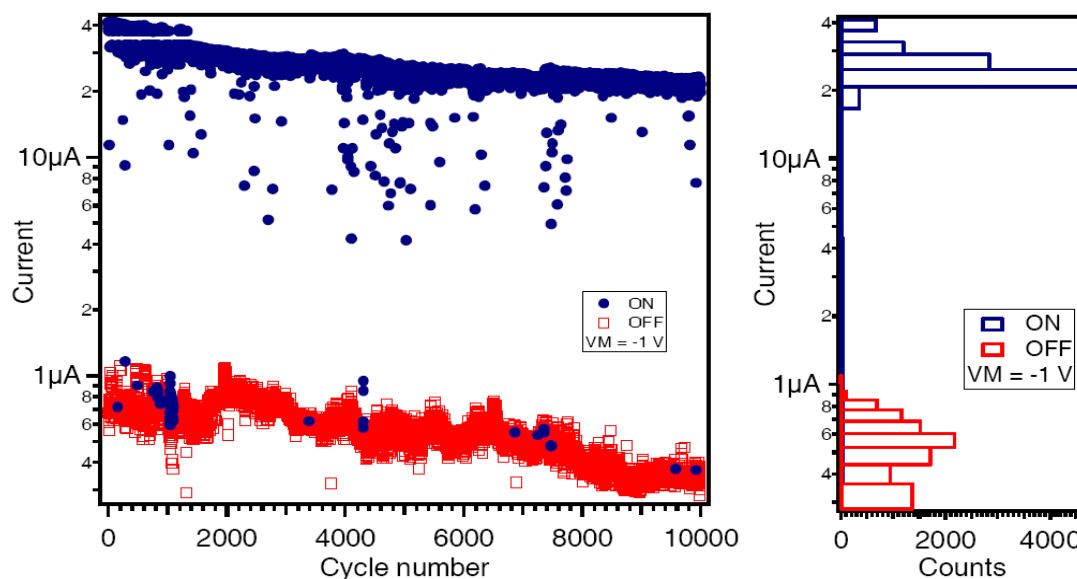
Tenslotte wordt de spanning nog verminderd tot 0V (curve 4), en hebben we 1 volledige schakelcyclus doorlopen.

Merk op dat er op de verticale as een logaritmische schaalindeling wordt gehanteerd. Dit maakt het zeer gemakkelijk om snel de aan-uit-verhouding van het geheugen in een bepaalde cyclus af te lezen. Deze factor is mee bepalend voor de kwaliteit van het geheugensample. We zien op de uitleesspanning van -1V dat de stroom in de laagresistieve aan-toestand een factor 10 tot 100 groter is dan in de hoogresistieve uit-toestand. Dit is ruim voldoende om te kunnen spreken van een duidelijk verschil tussen de 2 toestanden.



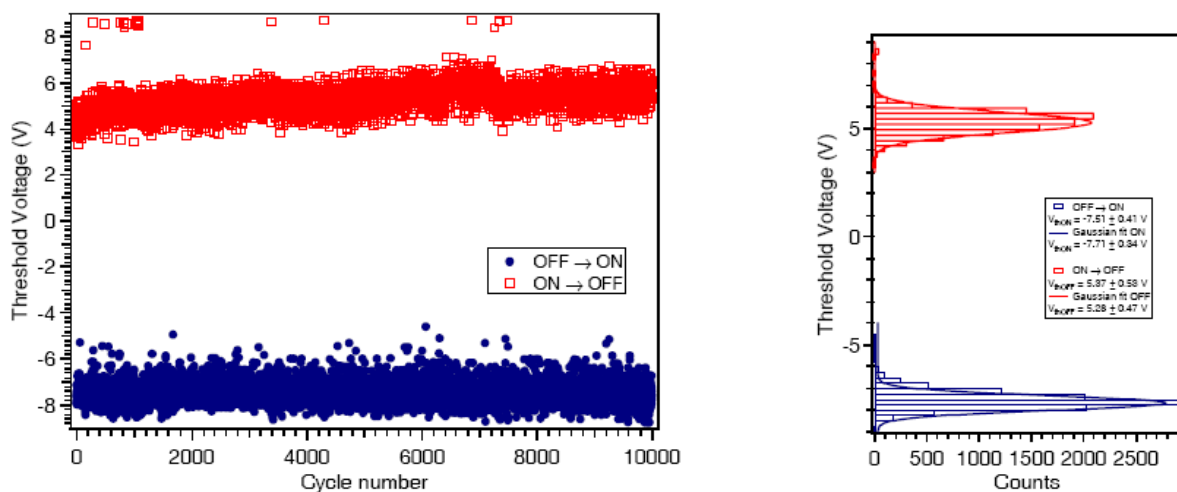
Figuur 13: Log|I|-V grafiek van een 200 μm x 200 μm Au\CuTCNQ\Al geheugencel [6]

Naast de spannings/stroom curves werd ook de stroom door de geheugens bij een uitleesspanning van -1V grafisch voorgesteld (Figuur 14). We zien dat de stroom redelijk constant blijft over de cycli heen, met een voldoende groot onderscheid tussen beide toestanden. Toch merken we nog enkele punten op waarbij het geheugen niet overschakelt van de uit-toestand naar de aan-toestand. Dit verschijnsel treedt op in 0.78% van alle cycli.



Figuur 14: Stroom in aan- en uit-toestand van een 200 μm x 200 μm Au\CuTCNQ\Al geheugencel [6]

Tenslotte werden ook nog de drempelspanningen geanalyseerd (*Figuur 15*). In onze toepassing is dit de spanning waarbij er de grootste stroomverandering in het geheugen optreedt. De positieve drempelspanning is de spanning waarbij het geheugen overschakelt naar de uit-toestand. Analoog hiermee is de negatieve drempelspanning de spanning waarbij het omschakelt naar de aan-toestand. Links zien we de drempelspanning als functie van de cyclus, rechts zien we de Gauss-verdeling van beide spanningen. De curve toont aan dat voor 2.58 standaarddeviaties ongeveer 0.5% van de schrijfcycli niet leiden tot een omschakeling naar de aan-toestand. De drempelspanning die hiermee overeenkomt is -8.58V ($-7.71\text{V} - (2.58 \times 0.34\text{V})$).



Figuur 15: Drempelspanningen van een $200\ \mu\text{m} \times 200\ \mu\text{m}$ Au/CuTCNQ/Al geheugencel [6]

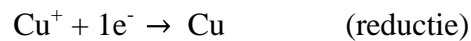
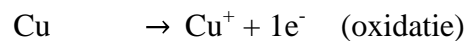
2.4.2 Schakelmechanisme

Op IMEC werd er ook een model voor het resistieve elektrische schakelgedrag van CuTCNQ-gebaseerde organische geheugens opgesteld [12], met het oog op de verdere optimalisatie van de verschillende lagen en hun onderlinge interactie. Dit zal dan in de toekomst kunnen leiden tot de productie van geheugens die zowel over een hoge performantie, korte schakelsnelheid als een lange retentietijd beschikken.

In dit model gedraagt het Cu^+TCNQ^- zich als ionengeleider in de vaste aggregatietoestand, die als bron voor de mobiele Cu^+ kationen kan dienen.

De elektrochemische reacties die zich zowel bij het aan- als het uitschakelen van het geheugen voordoen, zullen nu verklaard worden. Merk op dat in de volgende twee figuren (*Figuur 16* en *Figuur 17*) de vier lagen onderscheiden worden door de verticale scheidingslijnen. Deze lagen zijn (van links naar rechts): het edelmetaal, de vaste ionengeleider Cu^+TCNQ^- , de poreuze scheidingslaag en tenslotte het oxideerbare metaal.

De oxidatiereacties worden in het rood getoond, terwijl de hiermee gepaarde reductiereacties in het blauw worden voorgesteld. De migratie van de Cu^+ kationen wordt voorgesteld in het groen.



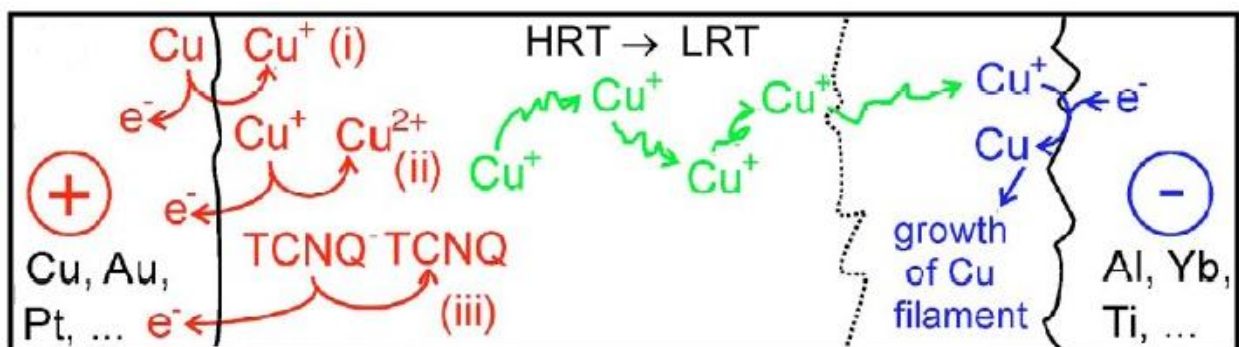
2.4.2.1 Aanschakelen van het geheugen

De hoogresistieve toestand (HRT) ontstaat doordat de stroom de isolerende interfacelaag moet overbruggen. Hierbij migreren de Cu^+ kationen doorheen de dunne poreuze oxidelaag. Deze laag bevindt zich tussen de CuTCNQ film en de oxideerbare bovinelektrode.

Wanneer de elektrode voldoende negatief gepolariseerd is worden deze Cu^+ kationen vervolgens elektrochemisch gereduceerd tot metallisch Cu . Dit proces blijft zich herhalen totdat er een of meerdere geleidende kanalen (filamenten) de poreuze scheidingslaag overbruggen. Hierdoor verlaagt de weerstand van de poreuze oxidelaag en komt het geheugen in de laagresistieve toestand terecht.

Deze reductie gaat gepaard met een oxidatie aan de elektrode met de tegenovergestelde polariteit. In het geval van Cu/CuTCNQ kunnen er 3 verschillende oxidatiereacties verwacht worden:

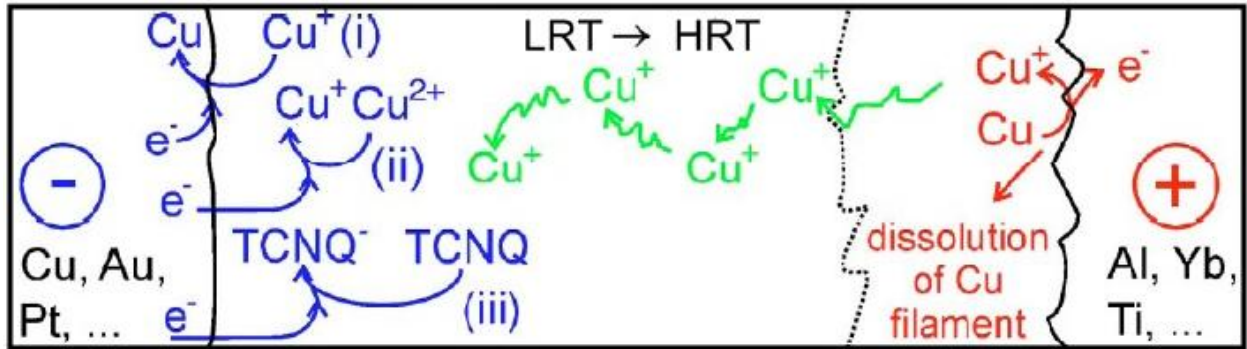
- (i) Cu van de elektrode tot Cu^+
- (ii) Cu^+ van het Cu^+TCNQ^- tot Cu^{2+}
- (iii) TCNQ^- van Cu^+TCNQ^- tot neutraal TCNQ



Figuur 16: Mechanisme bij het aanschakelen [12]

2.4.2.2 Uitschakelen van het geheugen

In de laagresistieve toestand LRT bestaat de totale weerstand uit een serieschakeling van de intrinsieke, lage CuTCNQ weerstand, en een laag-resistieve toestand van de interfacelaag door de gevormde filamenten. Door vervolgens een positieve drempelspanning over het geheugen aan te leggen wordt het metallisch Cu elektrochemisch geoxideerd tot Cu^+ kationen, waardoor de geleidende kanalen oplossen. Dit proces leidt dan weer tot de HRT.



Figuur 17: Mechanisme bij het uitschakelen [12]

3 Ontwerp van een equivalent aansturingmodel

Met het oog op het latere ontwerp van de aansturingseenheid, is het noodzakelijk om eerst een wiskundig model op te stellen van het uiteindelijk aan te sturen geheugenelement. Aan de hand van dit model kan vervolgens gekozen worden voor hardwarecomponenten die in staat zijn om het equivalente geheugenmodel te kunnen schakelen. Ook is er dan bekend welke parameters, en hun waardenbereik, via de grafische user interface instelbaar moeten zijn.

3.1 Aansturingsumgeving

De koppeling tussen het aansturingssysteem en de geheugens dient contactloos te gebeuren. Hierdoor staat er een niet te verwaarlozen capaciteit tussen het geheugenelement enerzijds, en de aansturingseenheid anderzijds.

De grootte van deze capacitieve koppeling moet op voorhand bepaald worden, aangezien deze parameter mede verantwoordelijk is voor het functioneren van het uitgewerkte aansturingsidee. *Figuur 18* stelt deze capaciteiten voor. De in- en uitgangscapaciteit wordt bepaald door de capaciteit tussen de bovinelektrode van het geheugen en de signaalpin van het aansturingssysteem enerzijds, en de benedenelektrode en de massapin anderzijds. Het tussenliggende geheugen noteren we als een impedantie, aangezien het zowel een actief als een reactief deel bevat.



Figuur 18: Aansturingsumgeving

De capaciteit van een condensator wordt bepaald met behulp van de algemene capaciteitsvergelijking van een condensator (*Vergelijking 9*).

$$C = \varepsilon \times \frac{A}{d}$$

Vergelijking 9: Capaciteit van een condensator

Hiermee wordt aangetoond dat de capaciteit recht evenredig is met oppervlakte A van de platen van de condensator, en omgekeerd evenredig is met de afstand d tussen de platen onderling. Tenslotte zien we dat de waarde ook afhankelijk is van de permittiviteit van het diëlektricum ε . Het diëlektricum is de niet-geleidende substantie die zich tussen de twee platen bevindt.

De diëlektrische constante, ook wel permittiviteit genoemd, kan verder opgesplitst worden in het product van twee permittiviteiten (*Vergelijking 10*).

$$\varepsilon = \varepsilon_0 \times \varepsilon_r$$

Vergelijking 10: Permittiviteit

ε_0 is de diëlektrische constante van vacuüm. Dit is een natuurkundige constante met een grootte van 8,8542 pF/m². Ook zien we de relatieve diëlektrische constante ε_r , wat de verhouding is van de permittiviteit van het specifieke materiaal tot die van vacuüm bij dezelfde temperatuur.

De geheugens zullen geproduceerd worden op een folie van polyimide, waarvan de diëlektrische constante ε_r 3,4 bedraagt [13]. Met behulp van *Vergelijking 11* kunnen we bijgevolg de waarde van de in- en uitgangscapaciteit eenvoudig berekenen.

$$C = \varepsilon_0 \times \varepsilon_r \times \frac{A}{d}$$

Vergelijking 11: Capaciteit van een condensator

Waarbij :

- ε_r : Diëlektrische constante
 - $\varepsilon_{r_{lucht}} = 1$
 - $\varepsilon_{r_{folie}} = 3.4$
- ε_0 : Permittiviteit van het vacuüm
 - $\varepsilon_0 = 8,8542 \text{ pF/m}^2$
- d : Afstand tussen de 2 platen van de condensator
 - d_{lucht} = afstand die de lading doorheen de lucht moet overbruggen
= 1 μm tot 1 mm
 - d_{folie} = afstand die de lading doorheen de folie moet overbruggen
= 25 μm
- A : Oppervlakte van een plaat van de condensator
 - $A_{contact} = A_{folie}$
= 5 mm \times 5 mm
= 25 mm²

De afstand die de lading moet overbruggen doorheen de folie kunnen we op voorhand exact bepalen, namelijk 25 μm . De af te leggen afstand doorheen de lucht is helaas minder goed voorspelbaar. Daarom hebben we ervoor gekozen om onze experimenten te baseren op twee grenswaarden, namelijk deze waarbij de afstand tussen de folie en de PCB (printed circuit board) 1 μm bedraagt en het andere uiterste van 1mm.

Voor de luchtspleet bekomen we de grootste waarde van de capaciteit wanneer de folie zich op de kortste afstand bevindt.

$$\begin{aligned}C_{lucht_{max}} &= [(8,8542 \text{ pF}/\text{m}^2) \times 1 \times (25 \text{ mm}^2)]/(1 \mu\text{m}) \\ &= 221 \text{ pF}\end{aligned}$$

Vergelijking 12: Maximale capaciteit van de luchtspleet

De kleinste waarde daarentegen bekomen we wanneer de folie het verst verwijderd is van de aansturingseenheid.

$$\begin{aligned}C_{lucht_{min}} &= [(8,8542 \text{ pF}/\text{m}^2) \times 1 \times (25 \text{ mm}^2)]/(1 \text{ mm}) \\ &= 0,221 \text{ pF}\end{aligned}$$

Vergelijking 13: Minimale capaciteit van de luchtspleet

Aangezien de te overbruggen afstand doorheen de folie vast staat, bekomen we een enkele capaciteitswaarde.

$$\begin{aligned}C_{folie} &= [(8,8542 \text{ pF}/\text{m}^2) \times 3,4 \times (25 \text{ mm}^2)]/(25 \mu\text{m}) \\ &= 30,1 \text{ pF}\end{aligned}$$

Vergelijking 14: Capaciteit van de folie

De vervangingscapaciteit van twee condensatoren in serie kan gevonden worden met behulp van *Vergelijking 15*:

$$C_v = \frac{1}{(1/C_{lucht}) + (1/C_{folie})}$$

Vergelijking 15: Vervangingscapaciteit

Bovendien zijn voor een gegeven afstand de ingangs- en uitgangscapaciteit identiek in grootte aangezien zowel de oppervlakte, de afstand, als het diëlektricum aan elkaar gelijk zijn, het zij bij de overgang van ingangspin naar bovinelektrode als bij de overgang van benedenelektrode naar massapin.

Invullen van *Vergelijking 15* levert de minimale en maximale vervangingscapaciteit aan de in- en uitgang.

$$C_{in_{max}} = C_{uit_{max}} = \frac{1}{(1/221 \text{ pF}) + (1/30,1 \text{ pF})} = 26,4 \text{ pF}$$

$$C_{in_{min}} = C_{uit_{min}} = \frac{1}{(1/0,221 \text{ pF}) + (1/30,1 \text{ pF})} = 0,22 \text{ pF}$$

Vergelijking 16: Minimale en maximale ingangs- en uitgangscapaciteit

Aangezien de ingangscapaciteit en de uitgangscapaciteit eveneens in serie staan, kunnen we *Vergelijking 15* nogmaals toepassen. Dit levert de totale minimale en maximale capaciteit van de aansturingssomgeving op.

$$C_{totaal_{max}} = \frac{1}{(1/26,4 \text{ pF}) + (1/26,4 \text{ pF})} = 13,2 \text{ pF}$$

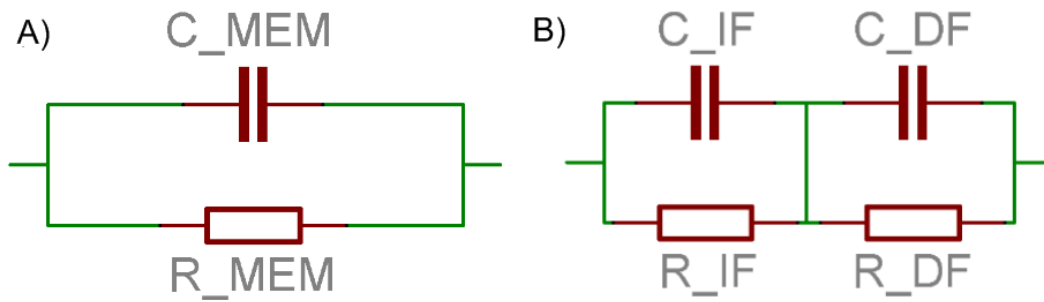
$$C_{totaal_{min}} = \frac{1}{(1/0,22 \text{ pF}) + (1/0,22 \text{ pF})} = 0,11 \text{ pF}$$

Vergelijking 17: Minimale en maximale capaciteit van de aansturingssomgeving

3.2 Geheugen

Eerder werd reeds het impedantiespectrum van de geheugens onderzocht [9]. De impedanties in het frequentiespectrum gaande van 100 Hz tot 10 MHz werden gemeten met behulp van een HP 4194A impedantie analysator. De metingen werden verricht zonder DC-offset en met een spanningsoscillatie-amplitude van 50 mV.

Uit deze metingen werd vastgesteld dat het equivalente circuit van het geheugen bestaat uit de parallelschakeling van de capaciteit (C_{DF}) en weerstand (R_{DF}) van de dunne CuTCNQ film in serie met de parallelschakeling van de capaciteit (C_{IF}) en weerstand (R_{IF}) van de interfacelaag tussen het CuTCNQ en de bovinelektrode. *Figuur 19 A*) stelt het beknopte geheugenmodel voor, terwijl *Figuur 19 B*) het uitgebreide equivalente circuit weergeeft. *Vergelijking 18* tenslotte toont het wiskundig geheugenmodel.



Figuur 19: Schematisch geheugenmodel

$$Re\{Z_{Model}\} = \frac{R_{DF}}{1 + \omega^2 R_{DF}^2 C_{DF}^2} + \frac{R_{IF}}{1 + \omega^2 R_{IF}^2 C_{IF}^2}$$

$$Im\{Z_{Model}\} = \frac{\omega R_{DF}^2 C_{DF}}{1 + \omega^2 R_{DF}^2 C_{DF}^2} + \frac{\omega R_{IF} C_{IF}}{1 + \omega^2 R_{IF}^2 C_{IF}^2}$$

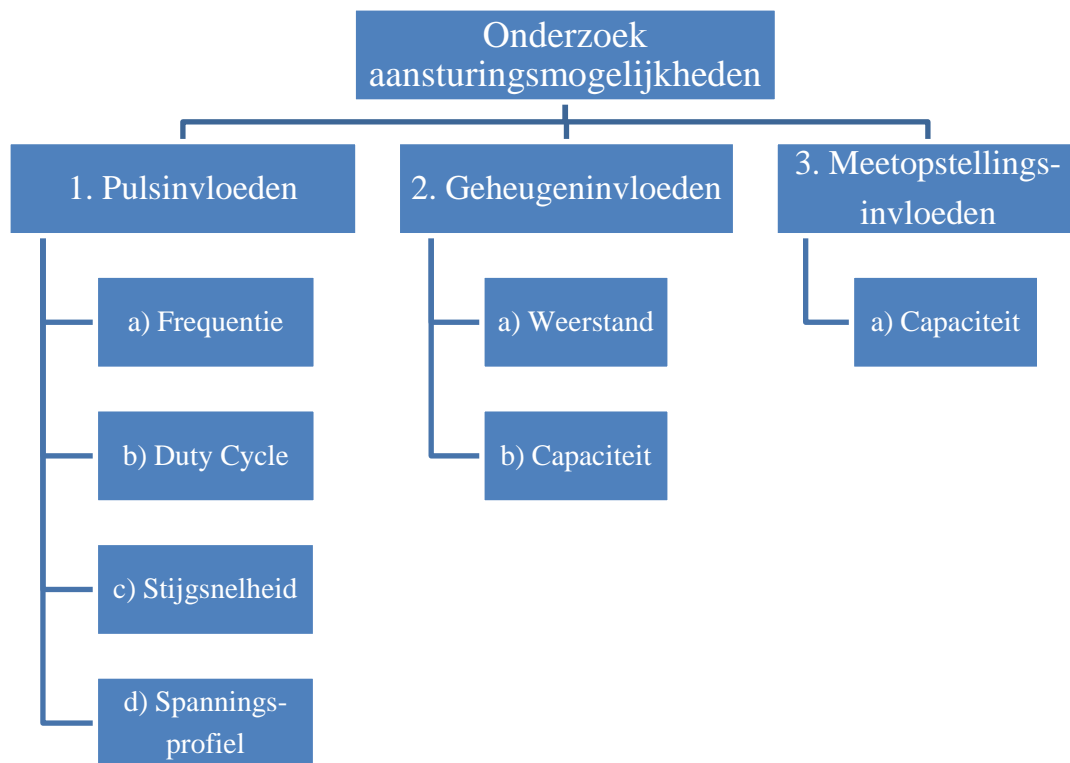
Vergelijking 18: Reële en imaginaire delen van het geheugenmodel

We beschikken nu over een uitgebreid aansturingmodel, waarvoor we de meest geschikte aansturingmethode kunnen onderzoeken.

4 Simulaties op het equivalente aansturingmodel

Vooraleer de keuze voor een bepaald aansturingssysteem gemaakt kan worden, is het noodzakelijk om eerst uitgebreide experimenten op de geheugens uit te voeren. Deze metingen werden zowel uitgevoerd in een simulatieprogramma op computer, als op een fysieke testschakeling.

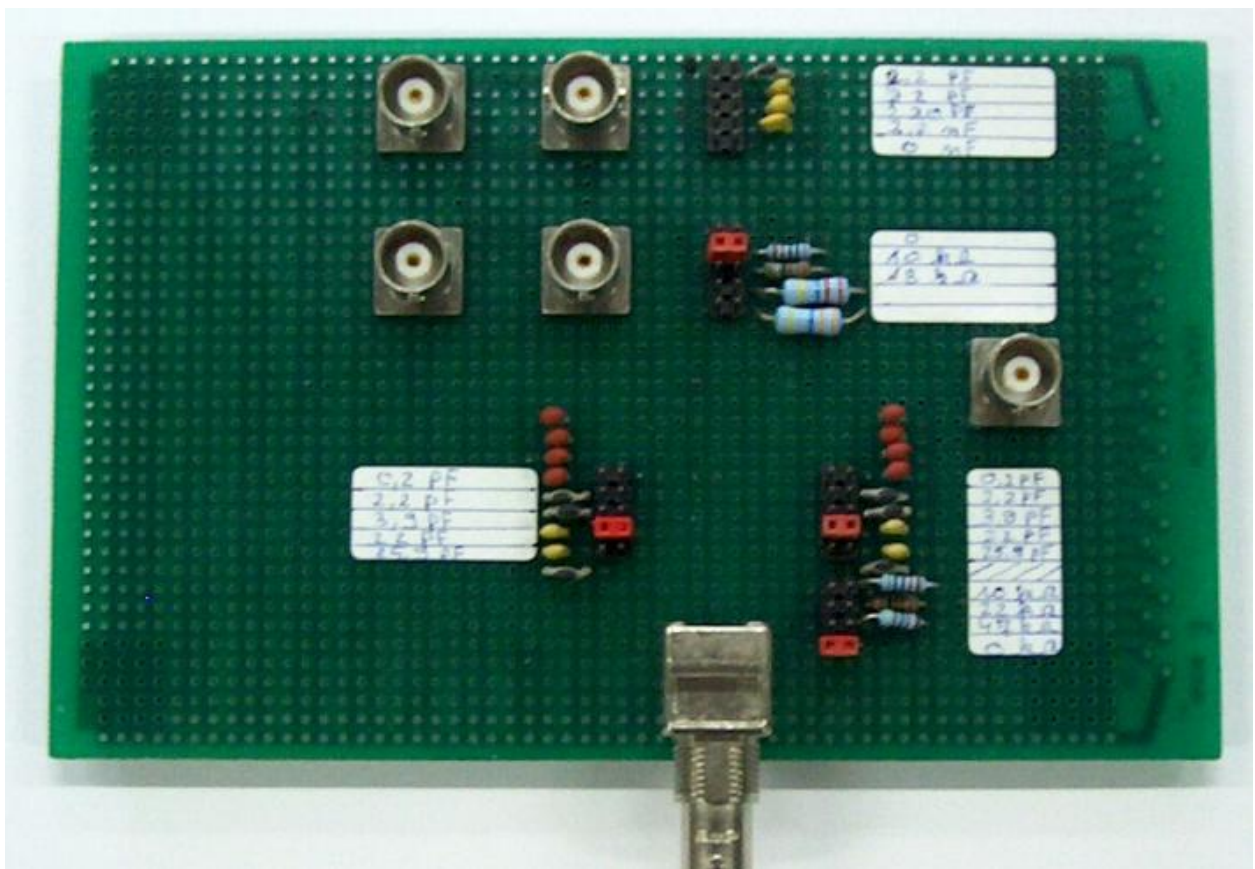
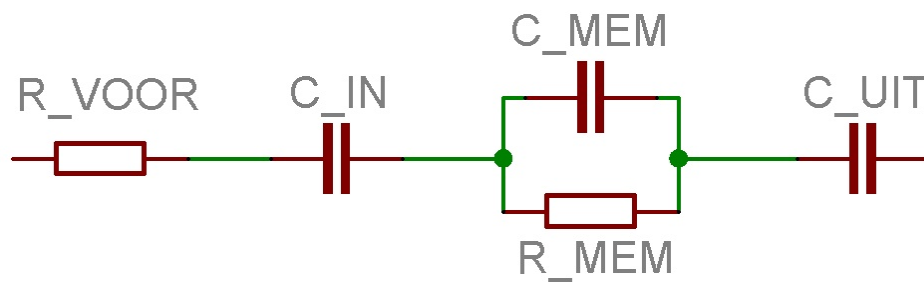
Onderstaand schema geeft een overzicht van de uitgevoerde metingen.



Figuur 20: Onderzoek aansturingmogelijkheden

De fysieke testschakeling (*Figuur 21*) bestaat uit de ingangs- en uitgangscapaciteit ten gevolge van de contactloze koppeling, de weerstand van het geheugen en de parasitaire capaciteit van het geheugen. Ook is er een voorschakelweerstand aanwezig die eveneens bij de huidige meetopstelling aanwezig is om het geheugen te beschermen in de laagresistieve toestand.

Het waardenbereik van deze parameters is eenvoudig instelbaar via jumpers op de print. Het aan te leggen signaal wordt verbonden via de BNC-connector aan de onderzijde.



Figuur 21: Testschakeling schematisch en op experimenteerpcb

Al deze metingen werden nogmaals uitgevoerd in het simulatieprogramma Multisim 10.0 (National Instruments). De meetresultaten waren evenwaardig met onze bevindingen op de fysieke testschakeling.

Nu volgt er een verklarende woordenlijst van de parameters die we laten variëren doorheen de experimenten. Vervolgens wordt er een kort overzicht gegeven van de meetresultaten, met behulp van grafieken en een korte tabel met enkele meetresultaten.

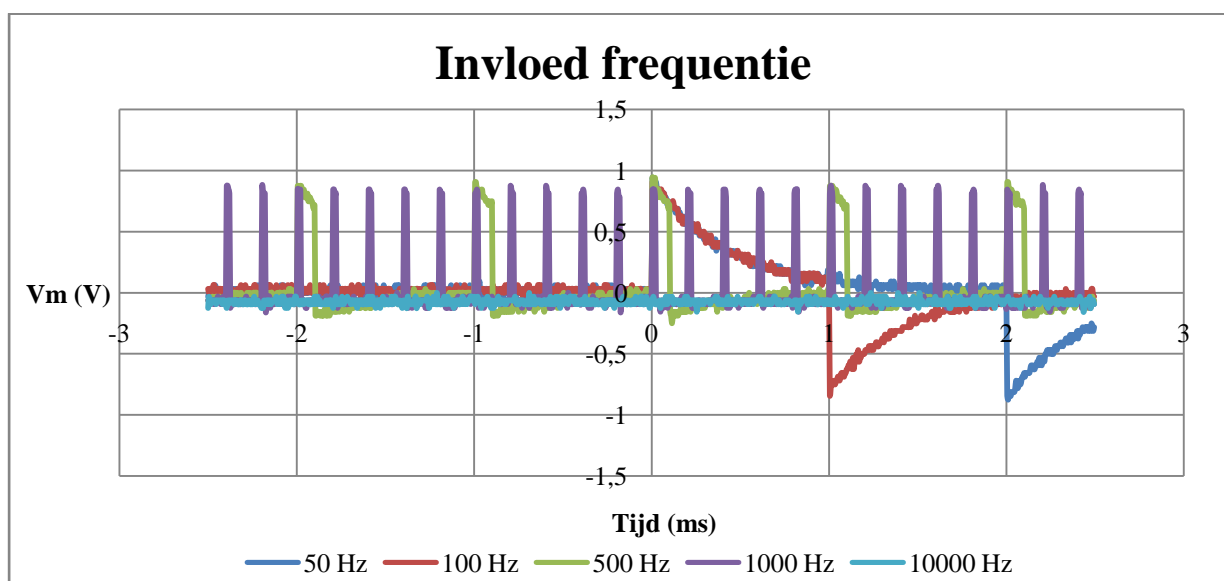
Parameter	Verklaring	Eenheid
f	Frequentie	Hertz (Hz)
T	Periode	milliseconde (ms)
T _{on}	Tijdsduur binnen 1 periode waarbij de waarde van de spanning verschillend is van 0V	milliseconde (ms)
T _{off}	Tijdsduur binnen 1 periode waarbij de waarde van de spanning gelijk is aan 0V	milliseconde (ms)
$D = \frac{T_{on}}{T_{on}+T_{off}} = \frac{T_{on}}{T}$	Duty cycle: fractie van de periode dat de pulsamplitude verschillend is van 0V	dimensieloos (%)
T _{slew}	Slew rate: flanksnelheid van de spanningpuls.	microseconde (μs)
V _{In}	Ingangsspanning.	Volt (V)
V _{MMax}	Maximale gewenste spanning over het geheugen (enkel positief deel)	Volt (V)
V _{Mpp}	Piek-tot-piek spanning over het geheugen (zowel positief als negatief deel)	Volt (V)
$\eta = [(V_{MMax}/V_{In}) \times 100] (\%)$	Rendement. percentage van de ingangsspanning dat over het geheugen komt te staan	dimensieloos (%)
C _{Mem}	Parasitaire capaciteit van het geheugen	picoFarad (pF)
C _{In}	Ingangscapaciteit tussen aansturingssysteem en geheugen	picoFarad (pF)
R _{Mem}	Weerstand van het geheugen	kilo-Ohm (kΩ)

4.1 Pulsinvloeden

4.1.1 Invloed van de frequentie

Testen op de frequentie hebben aangetoond dat de frequentie niet te laag mag zijn. De duty cycle werd constant gehouden door telkens de aan-tijd en de periode van de spanningpulsen bij te regelen. Bij de frequenties van 50 en 100 Hz zien we dat er een aanzienlijke negatieve spanning over het geheugen komt te staan (*Figuur 22*). Deze (ongewenste) negatieve spanning is praktisch even groot in amplitude als de gewenste positieve spanning. Dit zou tot gevolg hebben dat het geheugen na aan-schakeling onmiddellijk terug wordt uitgeschakeld, wat we zeker willen vermijden. Bij de hoogfrequente spanningpulsen is het aandeel van de negatieve spanning in veel mindere mate aanwezig.

D (%)	T _{on} (ms)	T _{slew} (μs)	f (Hz)	T (ms)	V _{In} (V)	V _{Mpp} (V)	V _{MMax} (V)	η (%)
10	2,000	1	50	20,00	2	1,94	1,00	50,0
10	1,000	1	100	10,00	2	1,88	1,00	50,0
10	0,200	1	500	2,00	2	1,44	1,00	50,0
10	0,100	1	1000	1,00	2	1,28	0,97	48,5
10	0,020	1	5000	0,20	2	1,19	0,97	48,5
10	0,010	1	10000	0,10	2	1,16	0,97	48,5
10	0,001	1	100000	0,01	2	1,16	0,94	47,0

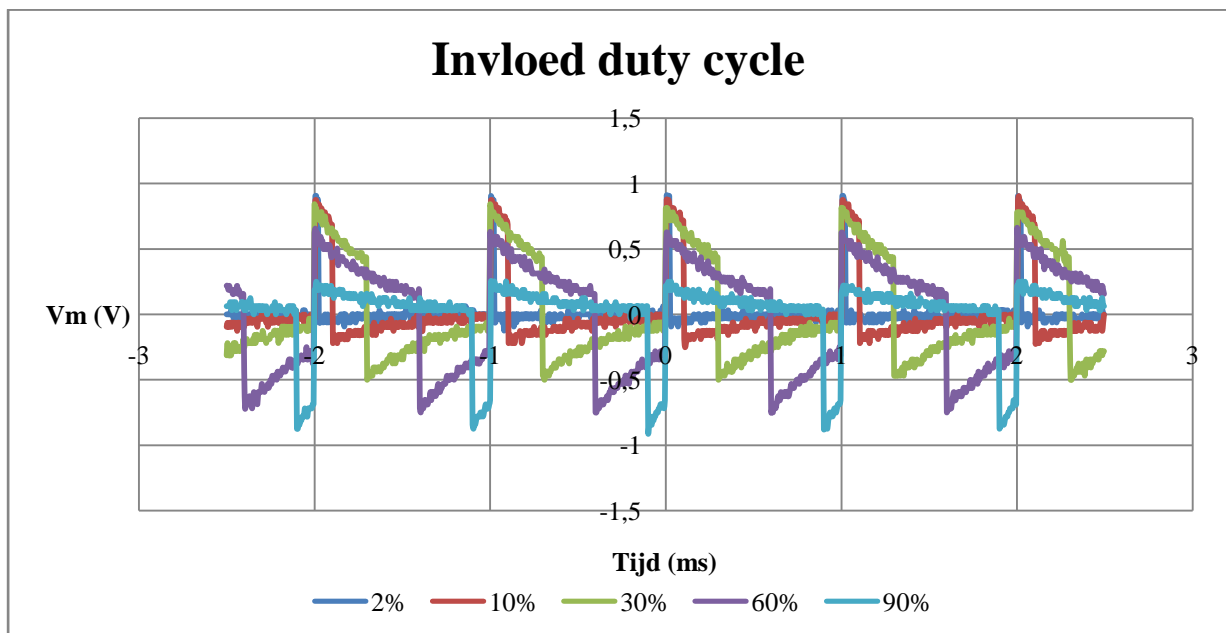


Figuur 22: Invloed van de frequentie op de spanning over het geheugen (V_m)

4.1.2 Invloed van de duty cycle

Onderstaande metingen tonen aan dat de duty cycle best zo laag mogelijk wordt gehouden. Dit betekent dat een spanningspuls met een zo kort mogelijke relatieve aan-tijd het hoogst mogelijke rendement oplevert.

D (%)	T _{on} (ms)	T _{slew} (μs)	f (Hz)	T (ms)	V _{In} (V)	V _{Mpp} (V)	V _{MMax} (V)	η (%)
2	0,02	1	1000	1	2	1,16	1,00	50,0
10	0,10	1	1000	1	2	1,28	0,97	48,5
20	0,20	1	1000	1	2	1,44	0,97	48,5
30	0,30	1	1000	1	2	1,53	0,91	45,5
40	0,40	1	1000	1	2	1,53	0,84	42,0
50	0,50	1	1000	1	2	1,56	0,78	39,0
60	0,60	1	1000	1	2	1,56	0,72	36,0
70	0,70	1	1000	1	2	1,50	0,59	29,5
80	0,80	1	1000	1	2	1,41	0,47	23,5
90	0,90	1	1000	1	2	1,31	0,34	17,0

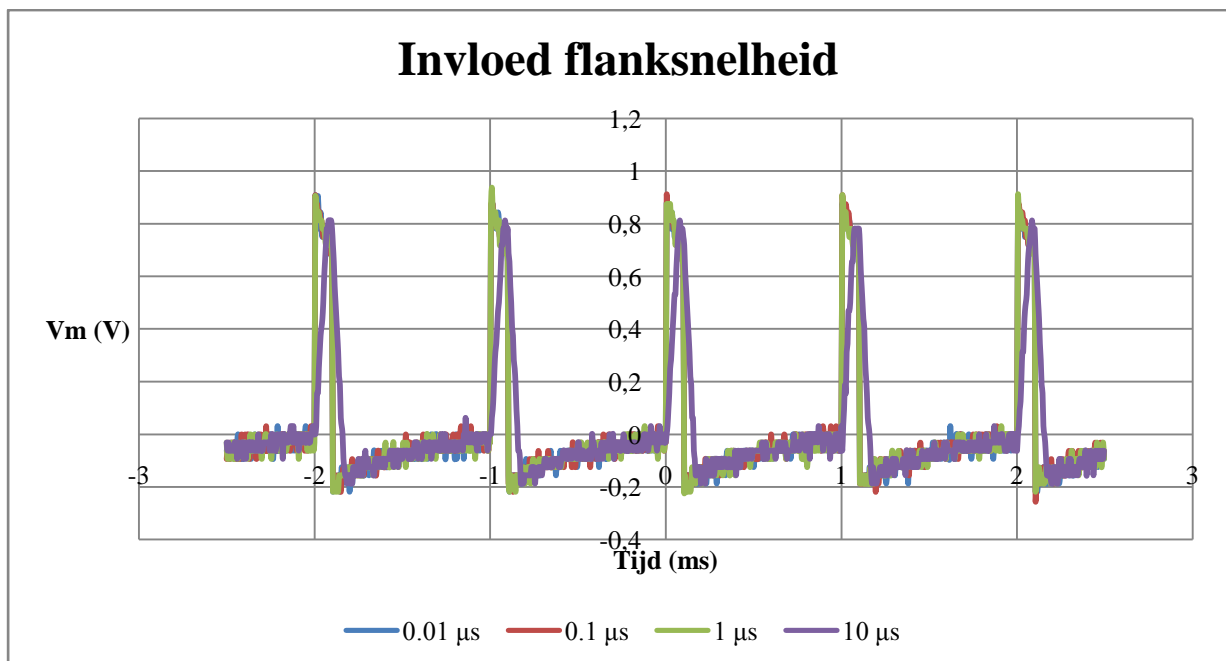


Figuur 23: Invloed van de duty cycle op de spanning over het geheugen (Vm)

4.1.3 Invloed van de flanksnelheid

We zien dat we het maximale rendement bekomen wanneer we de flanksnelheid zo hoog mogelijk instellen (*Figuur 24*). Deze flanksnelheid omvat zowel de stijgsnelheid als de daalsnelheid. Later volgen er nog testen met een gespecialiseerde functiegenerator waarmee beide parameters apart instelbaar zijn.

D (%)	T _{on} (ms)	T _{slew} (μs)	f (Hz)	T (ms)	V _{In} (V)	V _{Mpp} (V)	V _{MMax} (V)	η (%)
10	0,1	0,01	1000	1	2	1,47	1,09	54,5
10	0,1	0,05	1000	1	2	1,38	1,03	51,5
10	0,1	0,10	1000	1	2	1,31	1,00	50,0
10	0,1	0,50	1000	1	2	1,31	1,00	50,0
10	0,1	1,00	1000	1	2	1,28	0,97	48,5
10	0,1	10,00	1000	1	2	1,28	0,97	48,5
10	0,1	60,00	1000	1	2	1,16	0,88	44,0

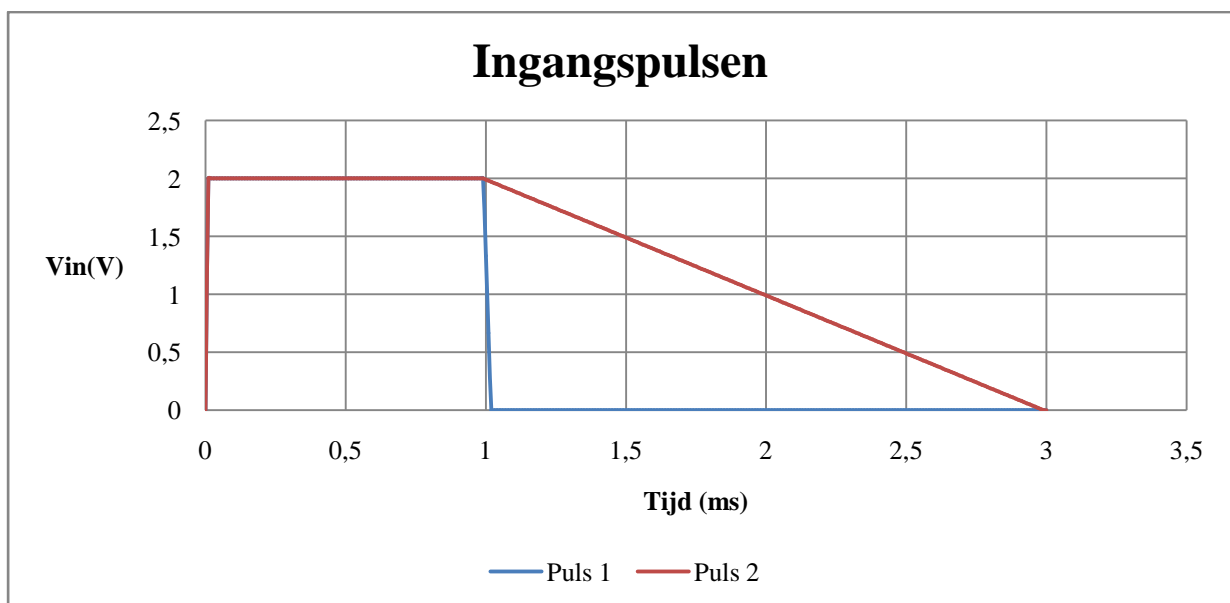


Figuur 24: Invloed van de flanksnelheid op de spanning over het geheugen (Vm)

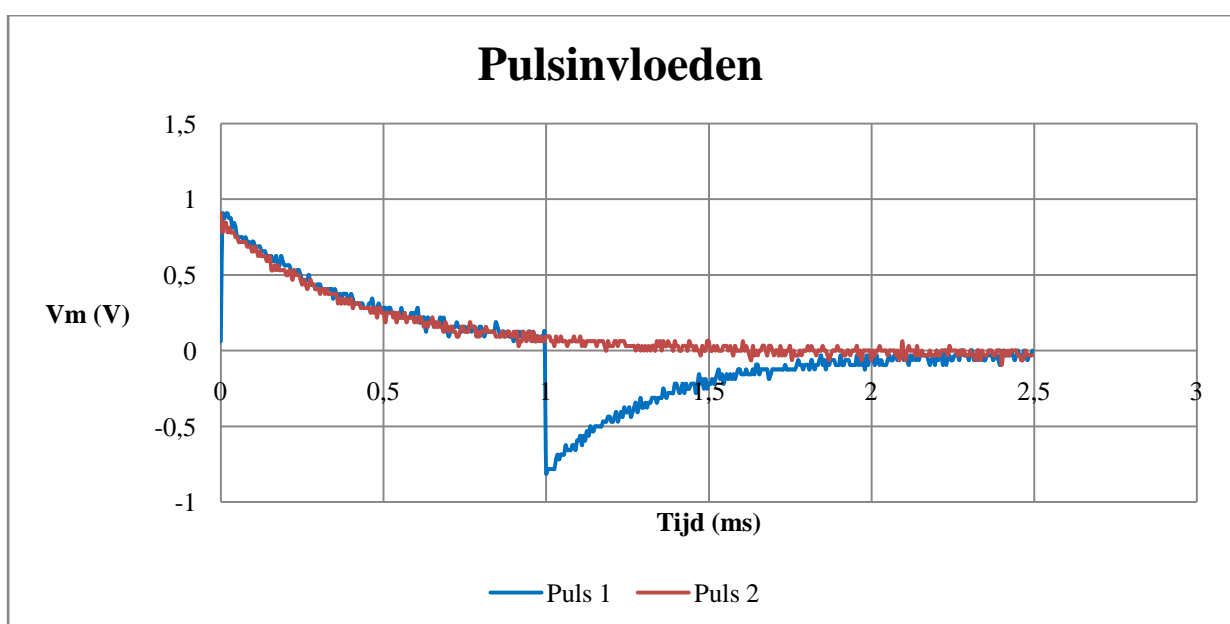
4.1.4 Invloed van het spanningsprofiel

Bij deze metingen werd de Agilent 33250 Waveform Generator gebruikt. Met deze functiegenerator is het mogelijk de flanksnelheden afzonderlijk in te stellen. *Figuur 25* toont de beide ingangsspanningen. Puls 1 heeft een daaltijd van slechts $3\ \mu\text{s}$. Dit heeft als gevolg dat er door de te grote spanningsverandering per tijdseenheid een tegengestelde spanning werd geïnduceerd in het capacitieve circuit (*Figuur 26*). Dit is ongewenst daar het geheugen meteen na het bedoelde uitschakelen (positieve spanning) ook ongewenst zou aangeschakeld worden door de negatieve spanning.

Puls 2 daarentegen beschikt over een daaltijd van 3 ms. Een positieve ingangspuls gaf hierbij een praktisch volledig positieve spanningsval over het geheugen.



Figuur 25: Ingangspulsen met verschillende daaltijden



Figuur 26: Invloed van de daaltijd op de spanning over het geheugen (V_m)

4.2 Geheugeninvloeden

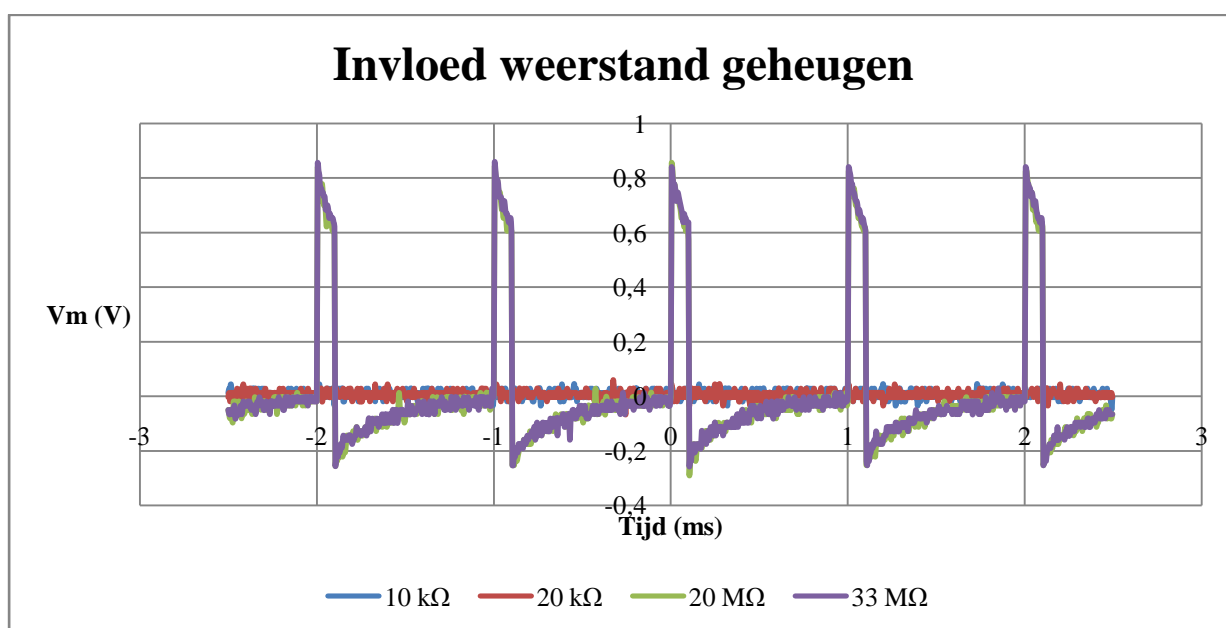
Nu gaan we onderzoeken wat de invloed is van variaties op het geheugen, op de spanning over het geheugen. Doorheen de volgende drie experimenten werden de volgende parameters constant gehouden:

D (%)	T_{slew} (μs)	F (Hz)	V_{In} (V)
10	1	1000	2

4.2.1 Invloed van de weerstand van het geheugen

In de volgende figuur zien we dat de testen hebben uitgewezen dat de spanningsval over het geheugen in de hoog-ohmige uit-toestand ongeveer dubbel zo hoog is als in de laag-ohmige aan-toestand. Aangezien we in de laag-ohmige toestand eveneens de drempelspanning van het geheugen willen bereiken is dit dus zeker een verschijnsel waarmee we in het hardware ontwerp rekening moeten houden.

C_{Mem} (pF)	C_{In} (pF)	R_{Mem} (k Ω)	$V_{M_{pp}}$ (V)	$V_{M_{\text{Max}}}$ (V)	η (%)
2,2	22	10	0,78	0,40	20,0
2,2	22	18	1,05	0,53	26,5
2,2	22	20000	1,25	0,90	45,0
2,2	22	33000	1,23	0,92	46,0

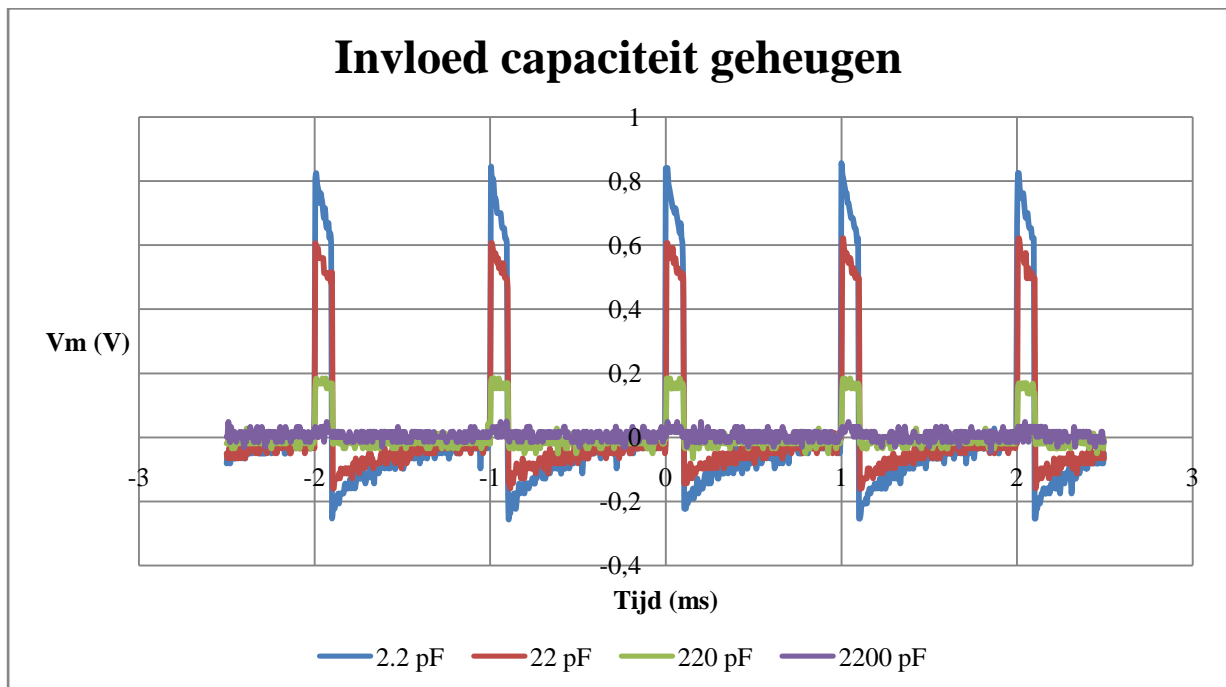


Figuur 27: Invloed van de weerstand van het geheugen op de spanning over het geheugen (V_m)

4.2.2 Invloed van de parasitaire capaciteit van het geheugen

Eerdere impedantiemetingen hebben uitgewezen dat de parasitaire capaciteit van het geheugen zeer laag is, namelijk variërend rond de 2 pF. De meetresultaten uit *Figuur 28* tonen aan dat deze capaciteit de spanning over het geheugen drastisch kan beïnvloeden.

C_{Mem} (pF)	C_{In} (pF)	R_{Mem} (k Ω)	V_{Mpp} (V)	V_{MMax} (V)	η (%)
2,2	22	20000	1,28	0,93	46,5
22	22	20000	0,88	0,67	33,5
220	22	20000	0,30	0,22	11,0
2200	22	20000	0,13	0,08	4,00

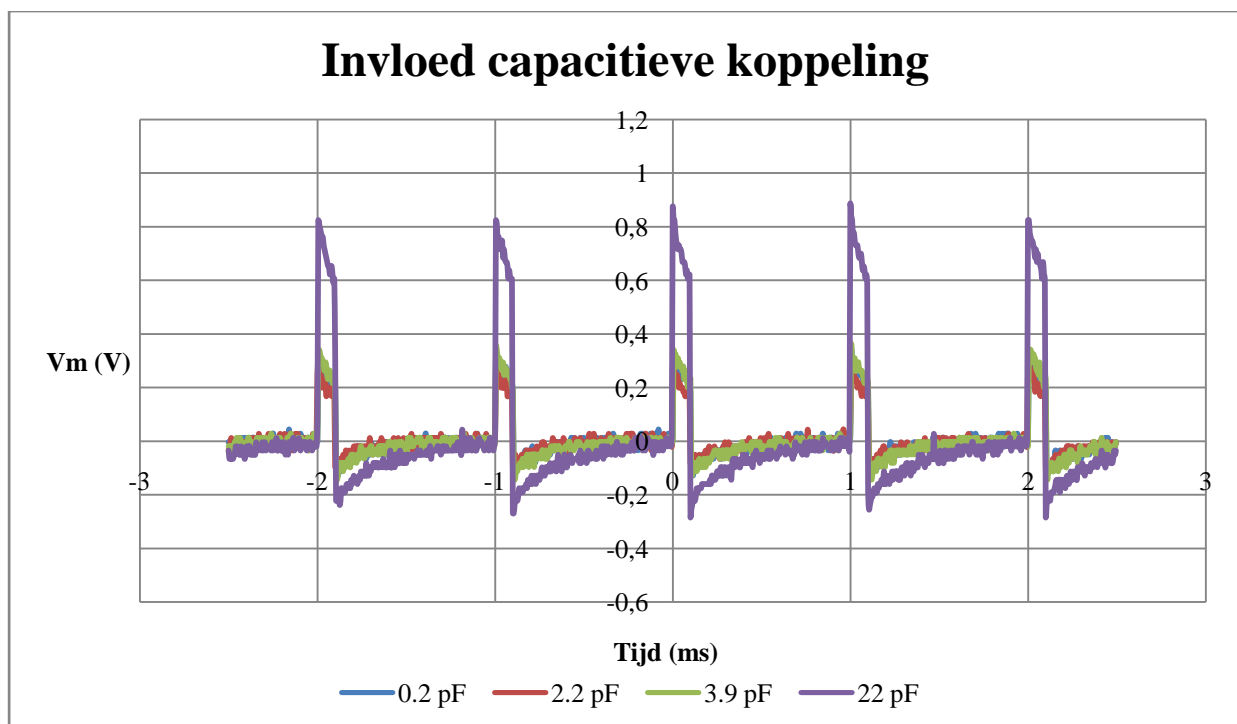


Figuur 28: Invloed van de parasitaire capaciteit van het geheugen op de spanning over het geheugen (V_m)

4.3 Meetopstellingsinvloeden

Bij het opstellen van het model van de aansturingssomgeving (3.1 pagina 27) zijn we reeds te weten gekomen dat de ingangscapaciteit varieert tussen 0,22 en 26,4 pF. Als gevolg van onderstaande meetresultaten werd er aangetoond dat het rendement van de koppeling tussen het aansturingssysteem en het geheugen maximaal is wanneer de afstand tussen de contacten zo laag mogelijk is.

C_{Mem} (pF)	C_{In} (pF)	R_{Mem} (k Ω)	V_{Mpp} (V)	V_{MMax} (V)	η (%)
2,2	0,2	20000	0,52	0,36	18,0
2,2	2,2	20000	0,45	0,31	15,5
2,2	3,9	20000	0,56	0,39	19,5
2,2	22,0	20000	1,27	0,92	46,0



Figuur 29: Invloed van de capacatieve koppeling op de spanning over het geheugen (V_m)

5 Realisatie van de aansturingseenheid

De simulaties scheppen een duidelijk beeld over de meest geschikte spanningspuls om de geheugens aan te sturen. Hierbij is het vooral van groot belang dat deze over een korte stijgtijd en lange daaltijd beschikt. Deze parameters moeten bovendien eenvoudig instelbaar zijn via een grafische user interface op de computer. Ook moet er rekening gehouden worden met een spanningsval ten gevolge van de contactloze aansturing.

We beginnen dit hoofdstuk met een bespreking van de software. Vervolgens komt de ontworpen print uitvoerig aan bod.

5.1 Software

Hieronder volgt een kort overzicht van de geschreven software voor de computer en de microcontroller.

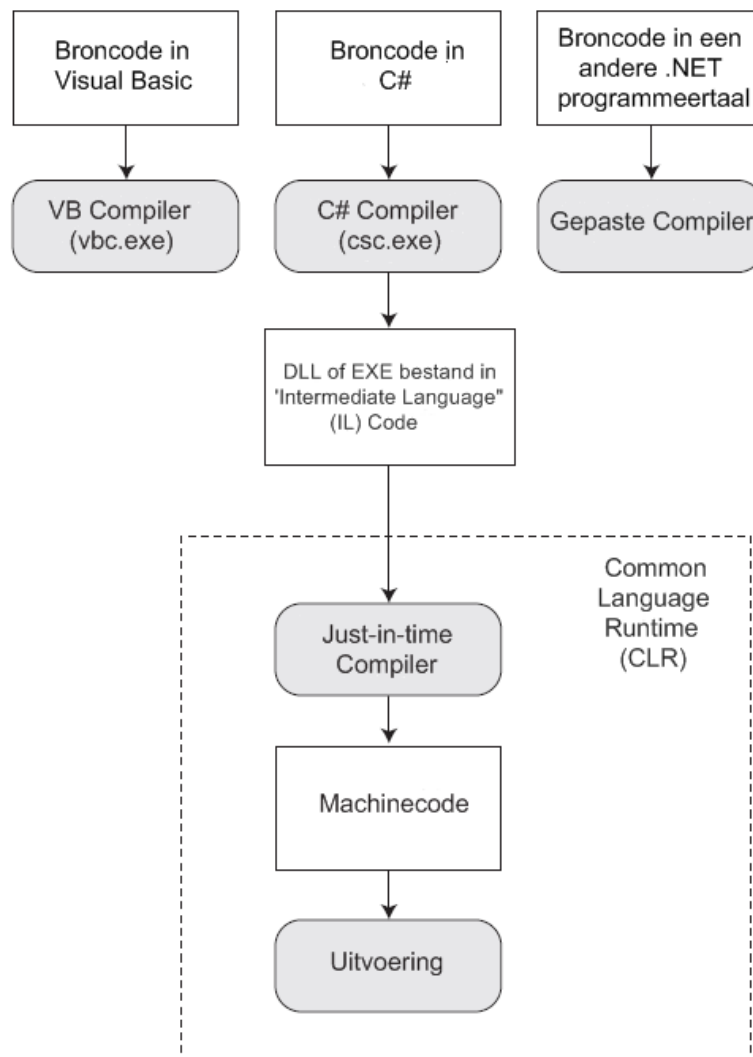
5.1.1 User interface op computer

Als ontwikkelomgeving werd er gekozen voor Microsoft Visual Studio 2005. Het grote voordeel van deze IDE (Integrated Development Environment) is de integratie met het .NET framework. Het .NET framework kan gezien worden als een verzameling van verschillende technologieën.

Ten eerste omvat het de .NET programmeertalen waaronder C#, C++, VB.NET en J#.

Een ander onderdeel ervan is de uitgebreide .NET klassenbibliotheek. Dit archief bevat de functionaliteit van vaak voorkomende programmeerobstakels op het gebied van ondermeer datatoegang, communicatie via verscheidene protocols en user interfaces. Deze blokken code kunnen vervolgens simpelweg toegevoegd worden aan de eigen applicatie. Het Windows Forms onderdeel bijvoorbeeld bevat de hulpmiddelen om op een snelle en efficiënte manier grafische user interfaces te ontwikkelen. De MSDN (Microsoft Developer Network) website [14] biedt daarenboven een uitvoerig online naslagwerk aan met alle mogelijkheden van deze klassenbibliotheek, verduidelijkt met codevoorbeelden in de meest gebruikte .NET programmeertalen.

Tenslotte omvat het pakket ook nog de Common Language Runtime (CLR) engine. Deze zorgt voor de uitvoering van alle .NET applicaties en voorziet hiervoor allerlei extra diensten, waaronder automatisch geheugenbeheer, afhandeling van exceptions en optimalisaties voor alle ondersteunde platformen. Alle .NET talen worden gecompileerd naar een andere, tussenliggende programmeertaal. Deze taal is de gemeenschappelijke Intermediate Language (IL). De CLR engine gebruikt enkel deze code, waardoor je als .NET programmeur eenvoudig kan overschakelen tussen de verschillende talen. *Figuur 30* stelt schematisch het uitvoeringsproces voor van een applicatie geschreven in een van de .NET talen.



Figuur 30: Werking van CLR engine

De grafische user interface voor de computer werd ontwikkeld in de programmeertaal C# als gevolg van de eerder genoemde voordelen. Ook leek het me interessant om een nieuwe programmeertaal aan te leren, die nog niet aan bod kwam in mijn ICT-opleiding.

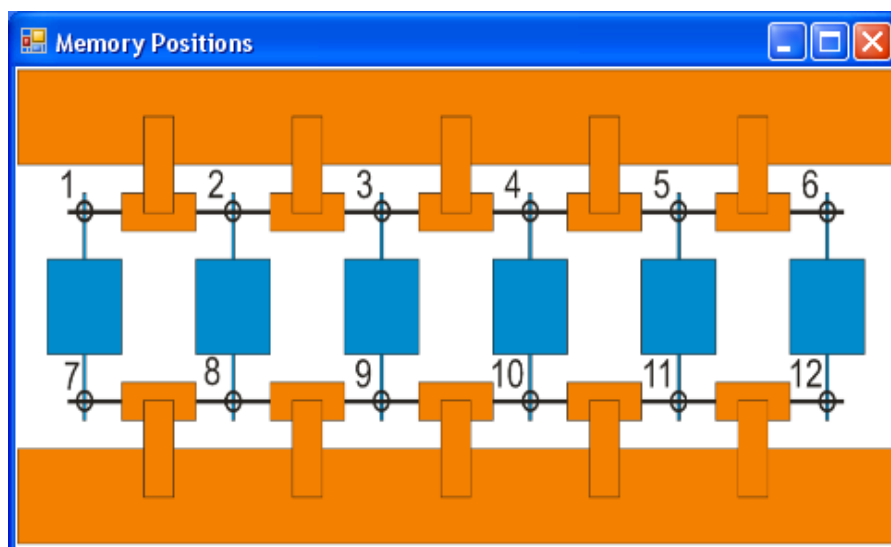
In tegenstelling tot wat de naam doet vermoeden komt deze taal, met een doorgedreven object-geïënteerde visie (werkelijk alles is een object), qua synthax meer overeen met Java dan met C++.

Ze werd in 2002 door Microsoft geïntroduceerd met het oog op een goede integratie met het .NET Framework en rapid-application-development. Zo kan je bijvoorbeeld de layout van de user interface in de Designer view afhandelen. Hierbij kun je ondermeer menu's, knoppen, textlabels en drop-down vensters eenvoudigweg grafisch in een venster plaatsen volgens een what-you-see-is-what-you-get principe. Implementatie van de algoritmes bij de acties, gebeurt dan deels automatisch, en verder manueel in de Code view. Deze opsplitsing tussen layout enerzijds, en de onderliggende algoritmes anderzijds, zorgt voor een aanzienlijke tijdsbesparing bij het softwareontwerp.

Figuur 32 toont de ontworpen grafische user interface.

Bovenaan vinden we een menubalk terug met de volgende opties:

- File → Connect (verbinding maken met de microcontroller)
→ Start (schakelen van de geheugens)
→ Exit (user interface afsluiten en USB verbinding verbreken)
- Settings → Load previous (instellingen laden van een tekstbestand)
→ Save current (instellingen opslaan in een tekstbestand)
- Help → Memory positions (tonen van de geheugenlocaties, zie *Figuur 31*)



Figuur 31: Geheugenposities zichtbaar via het help-menu van de user interface

De layout is ingedeeld in 2 hoofdvensters. Het bovenste venster omvat alle instelmogelijkheden om het geheugen aan te schakelen. Dezelfde parameters vinden we terug in het onderste venster, waar de uitschakelmogelijkheden worden ingesteld.

Beide vensters zijn vervolgens onderverdeeld in 3 subgroepen. Het time settings venster bepaalt de stijg-, daal- en aantijden van de spanningspuls. De spanningsamplitude-instelling gebeurt in het voltage settings venster. De aan- of uit te schakelen geheugens worden vervolgens geselecteerd door ze aan te vinken. Bij de instellingen van *Figuur 32* worden de geheugenelementen 1 tot en met 6 aangeschakeld. Elementen 7 tot 12 worden uitgeschakeld.

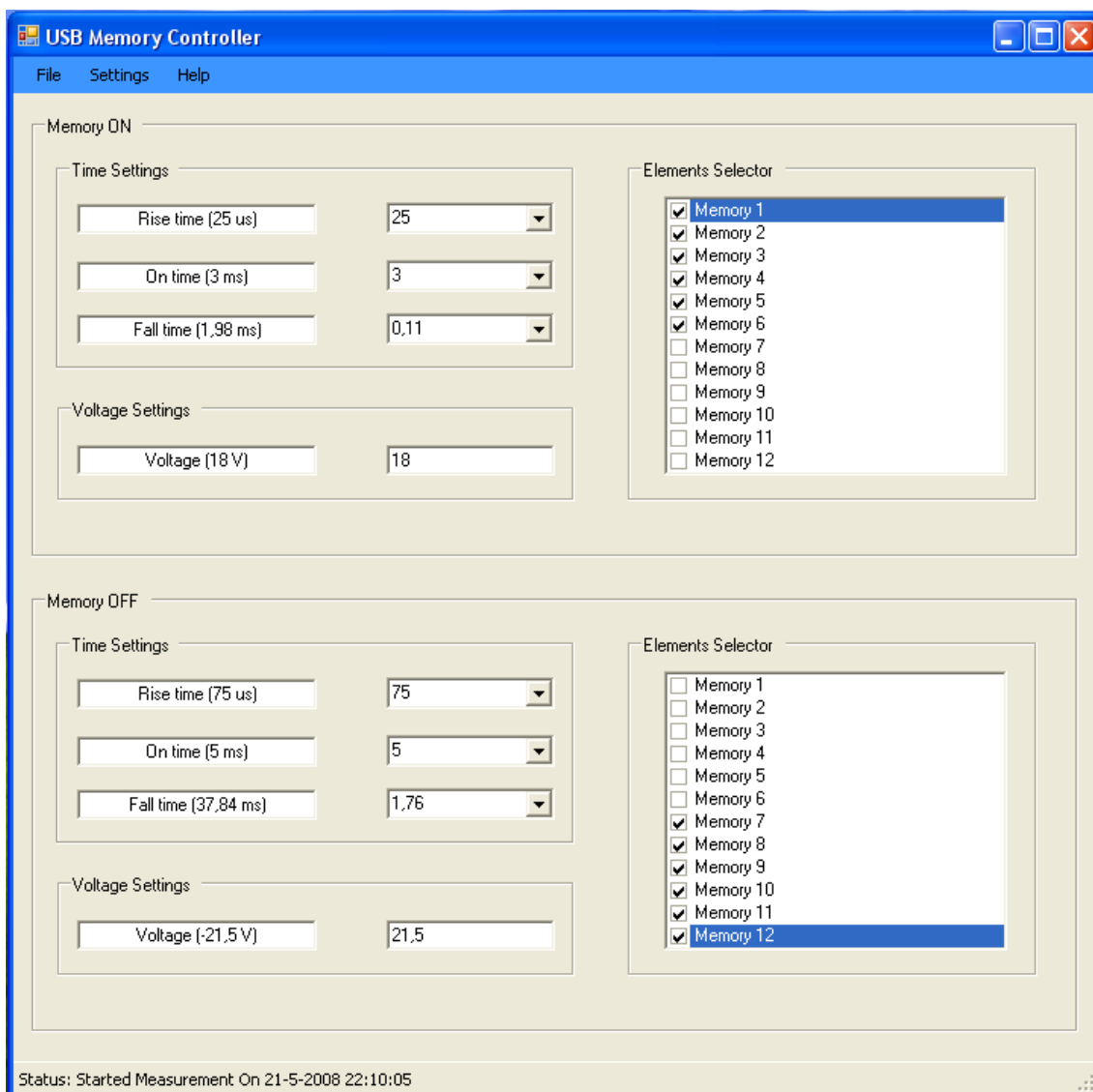
De statusbalk onderaan tenslotte geeft de gebruiker allerlei extra informatie. Zo weet deze op een snelle manier waar het eventuele probleem zich situeert.

Bij het maken van de verbinding met de microcontroller (Connect) worden de volgende situaties automatisch weergegeven op de statusbalk:

- Successfully connected to USB device
- Already connected to USB device
- Failed to connect to USB device

Bij het starten van de meting worden eveneens verscheidene probleemsituaties weergegeven. Bij een correcte ingave van de instellingen, en een werkende verbinding met de microcontroller toont de statusbalk de datum en het tijdstip waarop de meting gestart werd. Een foutieve ingave bericht het probleem aan de gebruiker. Samengevat zijn de mogelijkheden als volgt:

- Started measurement on “huidige datum en tijd”
- Couldn't start measurement (invalid input)
- Couldn't start measurement (not connected)
- Couldn't start measurement (invalid input and not connected)



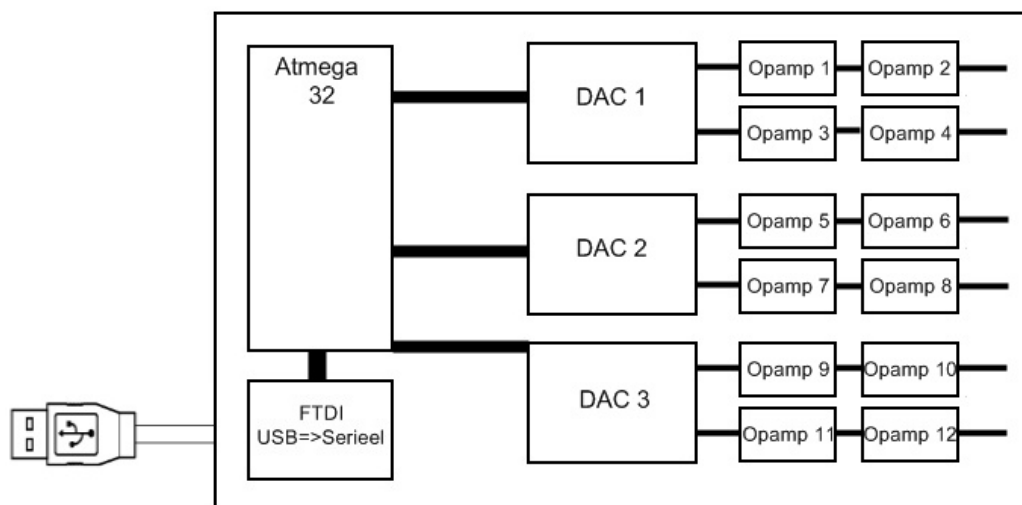
Figuur 32: Grafische user interface

5.1.2 Programmatie van de microcontroller

De programmatie van de microcontroller gebeurt door middel van Codevision AVR. Deze C-compiler biedt ondersteuning voor de Atmega32 microcontroller en het STK500 ontwikkelbord.

5.2 Hardware

Onderstaande figuur geeft een schematische voorstelling van de hardwarecomponenten waarmee de gewenste spanningpulsen aan het geheugen kunnen worden aangelegd. Hierop volgt er een opsomming van de gebruikte componenten. Tenslotte wordt de ontworpen print getoond.



Figuur 33: Schematische voorstelling van de PCB

5.2.1 Selectie van de componenten

Onderstaande tabel toont de componenten die aanwezig zijn op de print. Dezen worden later nog uitvoerig besproken.

Component	Aantal
Atmel Atmega 32	1
FTDI UM-232R DIP	1
Analog Devices AD5415	3
Texas Instruments OPA552	12
Dagnall Electronics D3665	1
7805T	1
7824T	1

	7924T	1
	DB102G	2
	1N4001 Diode	3
	Zener Diode 10V 2,5W	1
	MKDSN Connector 5,08mm 3 pin	1
	IDC Male Header PCB 10W	2
	Female Header 100 mil 8 pin	1
	IC Socket Dil 300 mil 8 pin	12
	IC Socket Dil 600 mil 40 pin	1
	5mm led groen	1
Weerstand	470 Ω	1
	5,6 k Ω	6
	24 k Ω	6
	75 k Ω	6
	240 k Ω	6
Condensator	2,2 pF	6
	100 nF	28
	10 μ F	25
	100 μ F	3
	680 μ F	2

5.2.1.1 Microcontroller

De Atmel Atmega32 microcontroller [15] zorgt zowel voor de ontvangst van de instructies die via de computerapplicatie toekomen, als voor de coördinatie van de volledige hardware die hier op volgt. Hierbij gebruiken we de interne RC oscillator die op een klokfrequentie van 8 MHz draait. Naast de 32 programmeerbare I/O pinnen beschikt deze 8-bit microcontroller over hardwarematige ondersteuning van verscheidene protocols.

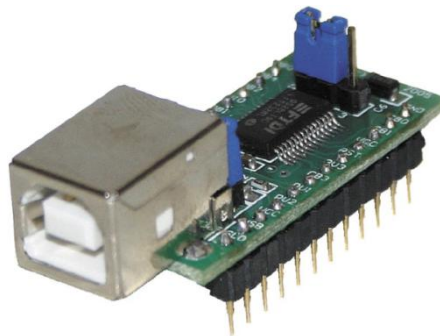
In deze toepassing werd hier dan ook gebruik van gemaakt, aangezien dit naast een simplificatie in hardware ook een vermindering in het aantal regels software oplevert. Zowel het schrijven van data via de master/slave seriële SPI-interface als het ontvangen en verzenden van data via de seriële USART-interface gebeurt eenvoudigweg door het schrijven van bits in de desbetreffende registers.

5.2.1.2 USB naar serieel convertor

Met het oog op de toekomst hebben we gekozen om de aansturingseenheid via een USB verbinding met de computer te verbinden. De gekozen microcontroller biedt echter standaard enkel hardwarematige ondersteuning voor het RS-232 protocol, niet voor het USB protocol.

Het is mogelijk om de afhandeling van het USB protocol volledig softwarematig te laten gebeuren zowel aan de pc-zijde als aan de microcontroller-zijde [16].

Nietteminsteenda werd er gekozen om de afhandeling van het USB protocol te laten gebeuren door een aparte IC, namelijk de FTDI UM-232R DIP module [17] die we in *Figuur 34* zien.



Figuur 34: FTDI USB naar serieel omzetter

De producent FTDI stelt verscheidene drivers ter beschikking voor vrijwel ieder besturingssysteem (Windows 98 t.e.m Vista, meerdere Linux-distributies, Mac ...).

Hierbij heb je de keuze tussen 2 types drivers: Virtual Com Port (VCP) drivers en directe (D2XX) drivers.

De VCP driver emuleert de standaard seriële poort van een PC. Dit maakt het mogelijk om te communiceren met de USB aansturingseenheid via het eenvoudigere seriële protocol.

De D2XX driver daarentegen verschaft rechtstreekse toegang tot een USB device via een DLL (Dynamic Link Library)-interface. In dit eindwerk werd er dan ook voor gekozen om de communicatie via deze DLL te laten gebeuren. Hoewel er codevoorbeelden in meerdere programmeertalen beschikbaar zijn op de homepage van FTDI, was er helaas op het moment van schrijven nog geen ondersteuning voor de RS-232 chip in C#. Daarom was het noodzakelijk om de aangeboden versie uit te breiden, aangezien deze enkel het parallelle protocol beschreef. Door de aanpassingen verkregen we de mogelijkheid om de bitrate en het aantal data-, stop- en pariteitsbits in te stellen.

5.2.1.3 Digitaal naar analoog convertor

Om een hoge configureerbaarheid te verkrijgen, kozen we ervoor om de gewenste spanningspulsen op te wekken met behulp van een dac. Hiermee is zowel de stijgtijd, de daaltijd als de amplitude van de spanningspuls door de microcontroller wijzigbaar.

Onze keuze viel op de AD5415 van Analog Devices [18], en wel om de volgende redenen;

- Mogelijkheid tot bipolaire werking door de geïntegreerde 4-kwadrant weerstanden. Aangezien we via eenzelfde kanaal het geheugen zowel willen uitschakelen als inschakelen, is het noodzakelijk dat de uitgangsspanning zowel positief als negatief kan zijn
- Hoge flanksnelheid gecombineerd met een korte settling time (15 tot 30 ns)
- Seriële 3-wire interface met een maximale klokfrequentie van 50 MHz, volledig compatibel met de SPI (Serial Peripheral Interface) standaard
- Hoge resolutie van 12 bit
- 2 kanalen met stroomuitgang per IC

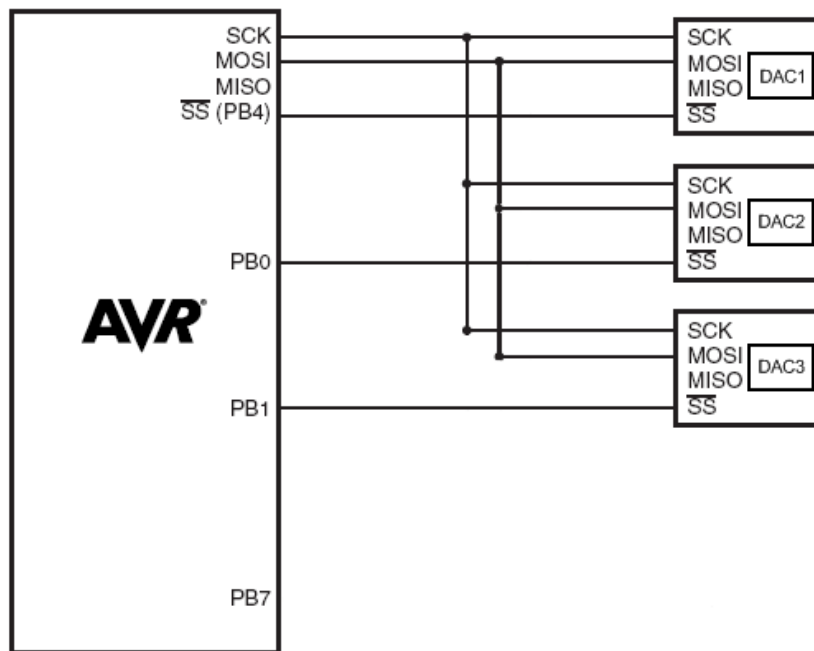
De SPI interface maakt een synchrone data-overdracht op hoge snelheid mogelijk tussen de microcontroller en de randapparatuur. De klokfrequentie bedraagt hierbij maximaal de helft van de klokfrequentie van de microcontroller.

Het SPI-protocol is gebaseerd op 4 signaallijnen;

- SCK (Shift Clock)
- MOSI (Master Out Slave In)
- MISO (Master In Slave Out)
- \overline{SS} (Slave Select, actief laag)

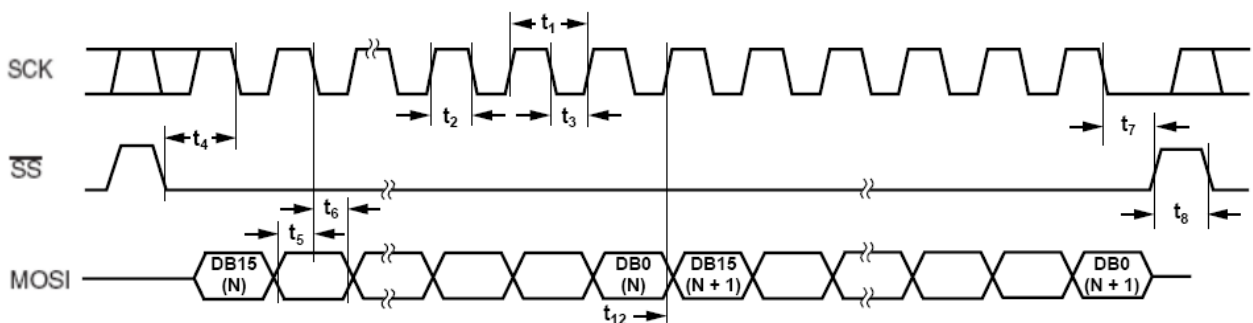
De verbinding gebeurt bovendien altijd tussen een SPI master en één of meerdere SPI Slaves. De master coördineert hierbij de communicatie door zelf het kloksignaal door te sturen naar de slaves.

De mogelijkheid om meerdere dac's op dezelfde SPI-bus aan te sluiten is gebaseerd op de \overline{SS} lijn. Deze lijn wordt gebruikt om een van de drie DAC's op de SPI-bus te activeren of te deactiveren. Het laag trekken van de \overline{SS} lijn door de microcontroller zorgt voor de verbinding van de MOSI, MISO en SCK lijnen met de geselecteerde dac. Alle andere slaves blijven terwijl in de hoogimpedante tri-state toestand. Hierdoor kan er op ieder ogenblik slechts 1 master en 1 slave actief zijn op de bus. *Figuur 35* toont de busverbinding tussen de Atmega32 SPI master en de 3 AD5415 SPI slaves. Merk op dat de aansluiting van de MISO lijn ontbreekt aangezien de dac's enkel data ontvangen.



Figuur 35: Multi-slave systeem

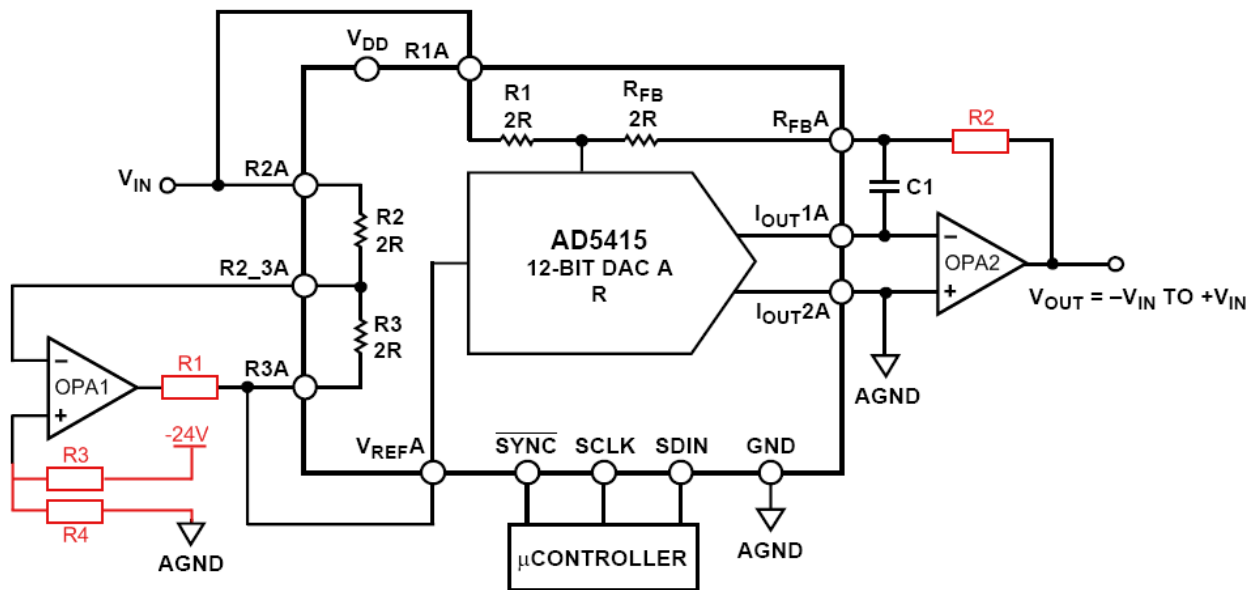
Onderstaande figuur stelt het timing diagram van de dac voor. Na het laagtrekken van de \overline{SS} lijn wordt de data binnengeklokt in het 16-bit schuifregister van de dac.



Figuur 36: Timing diagramma van de dac

De bipolaire werking van de dac wordt mogelijk gemaakt door 2 externe operationele versterkers per kanaal aan te sluiten. Het gebruik van extra weerstanden is niet noodzakelijk aangezien de weerstanden van het inverterende R-2R laddernetwerk eenvoudig bereikbaar zijn via de externe aansluitingspinnen van de IC. Hiermee is de uitgangsspanning van de dac regelbaar tussen -5V en +5V. De linkse opamp in *Figuur 37* (OPA1) voorziet de dac zowel van een positieve als een negatieve ingangsspanning, terwijl de rechtse opamp (OPA2) de uitgangsstroom I_{out1A} omvormt naar een uitgangsspanning.

We willen de uitgangsspanning echter regelen tussen -24V en +24V. Daarom is het noodzakelijk om per kanaal 2 extra weerstanden bij te plaatsen. Met deze 2 weerstanden (R1 en R2) kunnen we deze spanningsversterking realiseren. Dit veroorzaakt echter asymmetrie in de uitgangsspanning, waardoor we een veel hogere negatieve als positieve spanning kunnen instellen. Daarom werd er een extra spanningsdeler toegevoegd (R3 en R4) aan de plus-ingang van OPA1. De nulpuntsafstelling gebeurt vervolgens door deze ingangsspanning te laten variëren tussen -0.5V en -1.5V, totdat de uitgangsspanning 0V bedraagt wanneer we het middelste digitale codewoord doorsturen naar de dac. *Figuur 37* stelt het aansluitschema van 1 van de 2 kanalen van de dac voor. De nodige aanpassingen om de versterkte, symmetrische uitgangsspanning te verkrijgen zijn hierbij verduidelijkt in een rode kleur.



Figuur 37: Aansluitschema voor 1 kanaal van de dac

De condensator $c1$ tussen de stroomuitgang I_{out1A} en de terugkoppelweerstand R_{FBA} , de meest gevoelige verbinding van het hele schema, dient als fasecompensatie aangezien we te maken hebben met snelle opamps. Een te kleine capaciteitswaarde heeft oscillaties op de uitgang als gevolg, terwijl een te grote capaciteitswaarde de settling tijd nadelig beïnvloedt. De settling tijd is het tijdsverschil tussen het moment waarop de uitgangsspanning begint te veranderen en het moment waarbij de uitgangsspanning zijn uiteindelijke waarde bereikt. Bovendien zullen we het baantje op de PCB tussen de stroomuitgang I_{out1A} en de min-klem van de rechtse opamp ook zo kort mogelijk maken, om de parasitaire capaciteit tussen deze 2 pinnen zo laag mogelijk te houden.

Bij deze bipolaire werking wordt de uitgangsspanning V_{out} van de dac gegeven door de volgende vergelijking:

$$V_{out} = V_{ref} \left[\left(2 \times \frac{D}{2^{n-1}} \right) - 1 \right]$$

Vergelijking 19: Uitgangsspanning van de dac

waarbij D het 12-bit woord is dat via de SPI interface in de dac werd ingeladen. Het waardenbereik van D varieert tussen 0 en 4095 ($2^{12} - 1$). De volgende tabel geeft het verband tussen de digitale waarde en de equivalente onaangepaste en versterkte analoge uitgangsspanning. De referentiespanning V_{ref} werd constant gehouden op +5V. De spanning van $\pm 23V$ is de verzadigingsspanning van de opamp wanneer deze gevoed wordt door een spanning van $\pm 24V$.

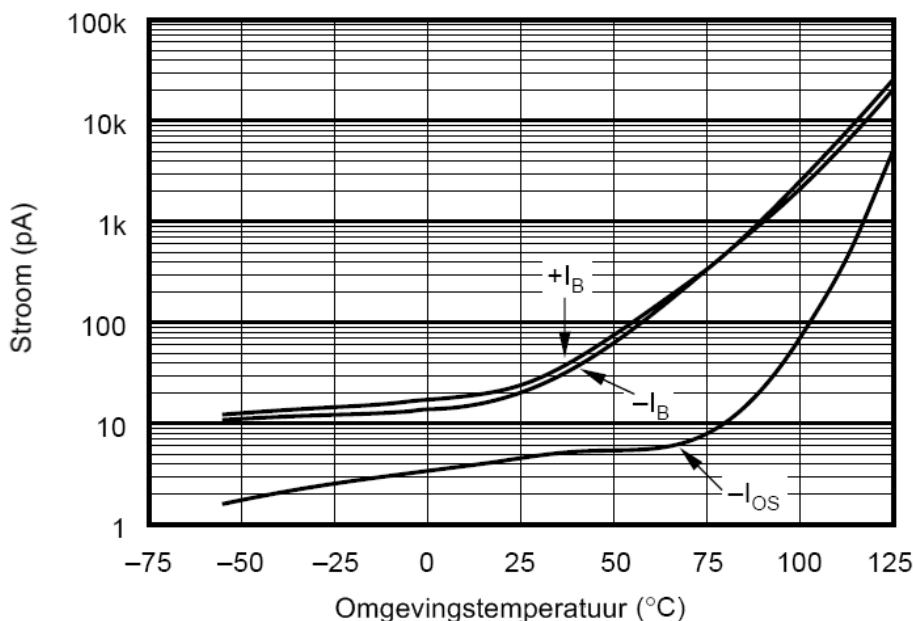
Digitale input (binair)	Analoge output (onaangepast)	Analoge output (versterkt)
1111 1111 1111	$+V_{ref} \times (4095/4096)$	$+23V \times (4095/4096)$
1000 0000 0000	0V	0V
0000 0000 0001	$-V_{ref} \times (4095/4096)$	$-23V \times (4095/4096)$
0000 0000 0000	$-V_{ref} \times (4096/4096)$	$-23V \times (4096/4096)$

5.2.1.4 Operationele versterker

Ook voor de opamps gelden er strenge vereisten, zowel op het vlak van de interface tussen de dac en de opamp enerzijds, als tussen de opamp en het aan te sturen geheugen anderzijds. Met deze noodzaken in het achterhoofd werd er gekozen voor de OPA552 van Texas Instruments [19]. Waarom we net voor deze component kozen zal in wat nu volgt verklaard worden.

Wat de verbinding tussen de dac met stroomuitgang en de opamp aangaat zijn de 3 voornaamste vereisten een lage input bias en offset current en een lage input offset spanning.

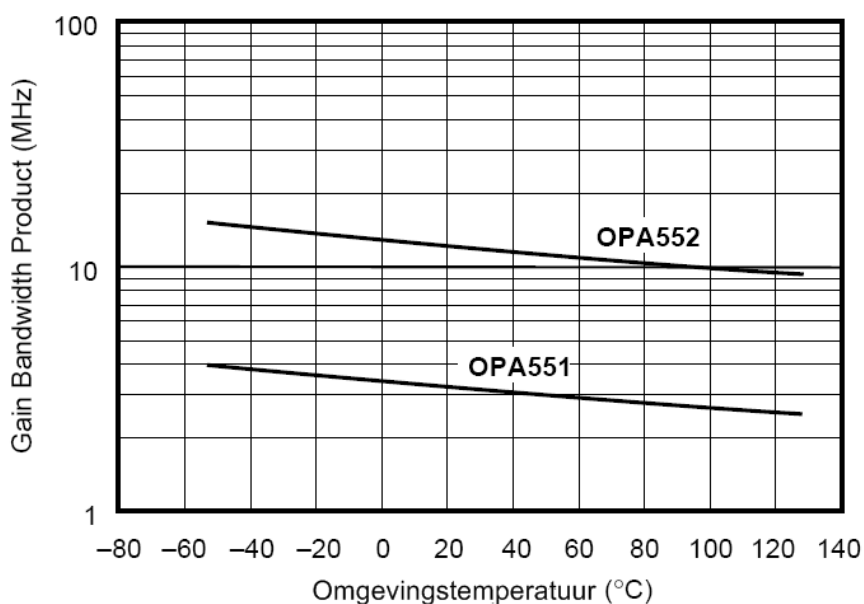
De input bias en offset stromen kunnen een bepaalde ongewenste offset op de uitgangsspanning veroorzaken, doordat deze via de terugkoppelweerstand R_{FB} binnenvloeien in de dac. In *Figuur 38* zien we dat deze beide stromen op omgevingstemperatuur zeer laag zijn, namelijk 20 pA voor de bias stroom en 5 pA voor de offset stroom.



Figuur 38: Bias stroom (I_B) en offset stroom (I_{OS}) in functie van de omgevingstemperatuur

De input offset spanning is ook van groot belang, aangezien de uitgangsweerstand van de dac codewoord-afhankelijk is. Hierdoor wordt de input offset spanning van de opamp vermenigvuldigd met de variabele versterking van het aansluitschema. De lage opgegeven waarde van ± 1 mV zorgt ervoor dat we ook hier niet veel van zullen opmerken.

Een bijkomende vereiste is het gain bandwidth product van de opamp. Wanneer deze te beperkt is kunnen er oscillaties optreden of kan het geheel instabiel worden, aangezien iedere codewoordverandering overeenkomt met een stapfunctie. Doordat deze variabele 12 MHz bedraagt (*Figuur 39*) zullen geen van beide verschijnsels zich voordoen.



Figuur 39: Gain bandwidth product in functie van de omgevingstemperatuur

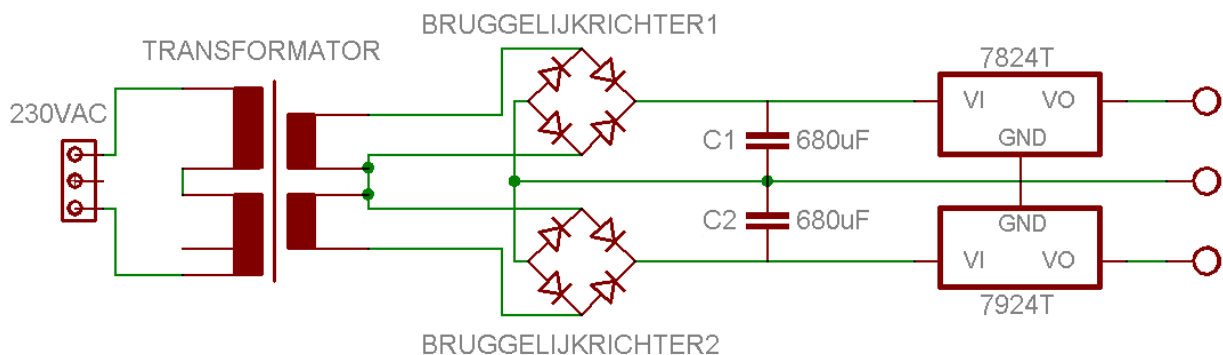
Tenslotte is de common mode rejection ratio ook van belang. Deze parameter veroorzaakt namelijk een codewoord-afhankelijke fout in de uitgangsspanning. De opgegeven waarde van 102dB is voldoende groot om deze afwijking te beperken.

Betreffende de interface tussen de opamp en het aan te sturen geheugen zijn vooral de settling tijd, de flanksnelheid en het spanningsbereik van belang. De korte settling tijd ($2.2 \mu\text{s}$), de hoge flanksnelheid ($24\text{V}/\mu\text{s}$) en het brede spanningsbereik gaande van -30V tot $+30\text{V}$ maakt dat deze opamp de vereiste spanningspulsen aan het geheugen zal kunnen aanleggen. De hoog- en laagfrequente ruis op de uitgangsspanning wordt verwijderd door het plaatsen van 4 ontkoppelcondensatoren per opamp.

5.2.1.5 Voedingsspanningsstabilisatie

De eerste component die we terugvinden in het schema van de spanningsomzetting (*Figuur 40*) is de transformator met middenaftakking (D3665 van Dagnall Electronics). Deze zorgt voor de omzetting van de 230V wisselspanning naar 2 lagere wisselspanningen van 24V.

De gelijkrichting van beide spanningen gebeurt door middel van 2 gelijkrichterbruggen (DB201G). De condensatoren van $680\mu\text{F}$ dienen hierbij als reservoir zodat de 7805 een stabiele ingangsspanning ontvangt gedurende een volledige AC spanningscyclus. De 7824 zorgt voor een stabiele uitgangsspanning van $+24\text{V}$, terwijl de 7924 de toekomstige spanning reguleert tot een betrouwbare -24V .



Figuur 40: Omzetting van AC-spanning naar $+24\text{V}$ en -24V DC

Het circuit dat zorgt voor de voedingsspanning van $+5\text{V}$ (*Figuur 41*) is gebaseerd op de 7805 spanningsregelaar IC. Deze bevat de nodig interne logica om de spanning van $+24\text{V}$ om te vormen tot een stabiele $+5\text{V}$ uitgangsspanning. Daarenboven fungeert het ook als stroombegrenzer waardoor de achterliggende hardware beveiligd is tegen excessieve belastingsstromen. Op het moment dat dit gebeurt wordt er namelijk voor gezorgd dat de uitgangsspanning verlaagd wordt.

De condensatoren van $10\mu\text{F}$ en 100nF zorgen ervoor dat de uitgangsspanning van de 7805 stabiel blijft onder wijzigende belastingsomstandigheden. De $10\mu\text{F}$ zorgt voor de ont koppeling

van de laagfrequente verandering. Op hoge frequenties werkt deze condensator echter niet efficiënt. Daarom is er ook nog een condensator van 100nF bijgevoegd die instaat voor de ont koppeling van de hoogfrequente veranderingen.

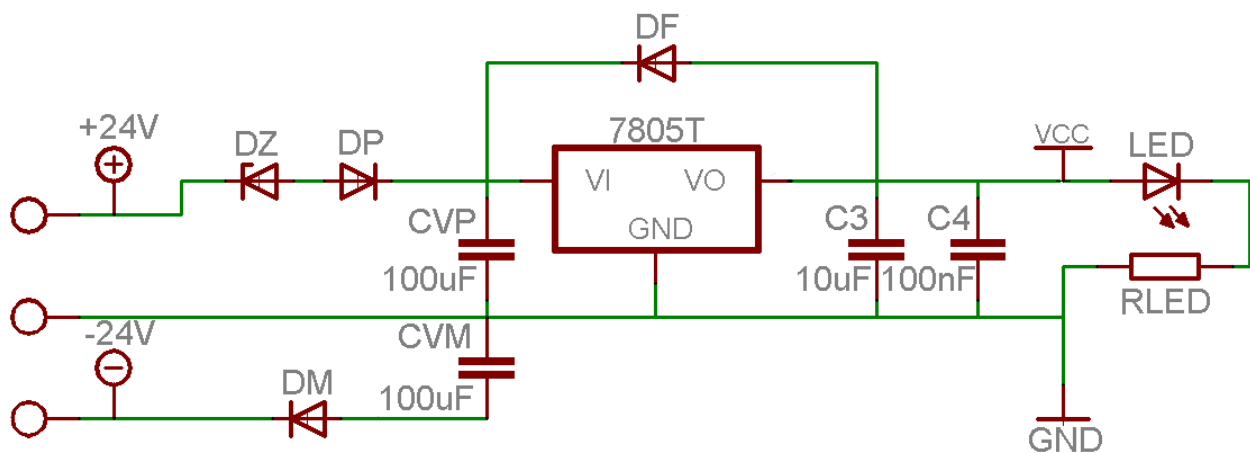
De LED duidt aan wanneer de voedingsspanning aan is. Het is ook een handig hulpmiddel om te weten wanneer de capaciteit van 680 μ F volledig ontladen is, nadat de voedingsspanning werd uitgeschakeld. Zo weet men wanneer het veilig is om componenten te vervangen of te verwijderen bij een eventuele aanpassing.

De zenerdiode D_Z , aangesloten in sperrichting, zorgt voor een spanningsval van 10V zodat de ingangsspanning van de 7805 wat verlaagd wordt. Hiermee zorgen we voor een verdeling van de vermogenontwikkeling over beide componenten.

De feedbackdiode D_F wordt eveneens aangesloten in sperrichting. Onder normale omstandigheden zal hier geen stroom door vloeien aangezien deze achterwaarts gepolariseerd is. Mocht de ingangsspanning toch lager worden dan de uitgangsspanning, dan gebeurt de ontlading via dit laagresistieve pad en niet doorheen de spanningsregelaar.

De seriediodes D_P en D_M tenslotte beschermen de schakeling tegen een eventuele verwisseling van de polariteit.

Figuur 41 stelt het vervolg van het voedingscircuit voor.

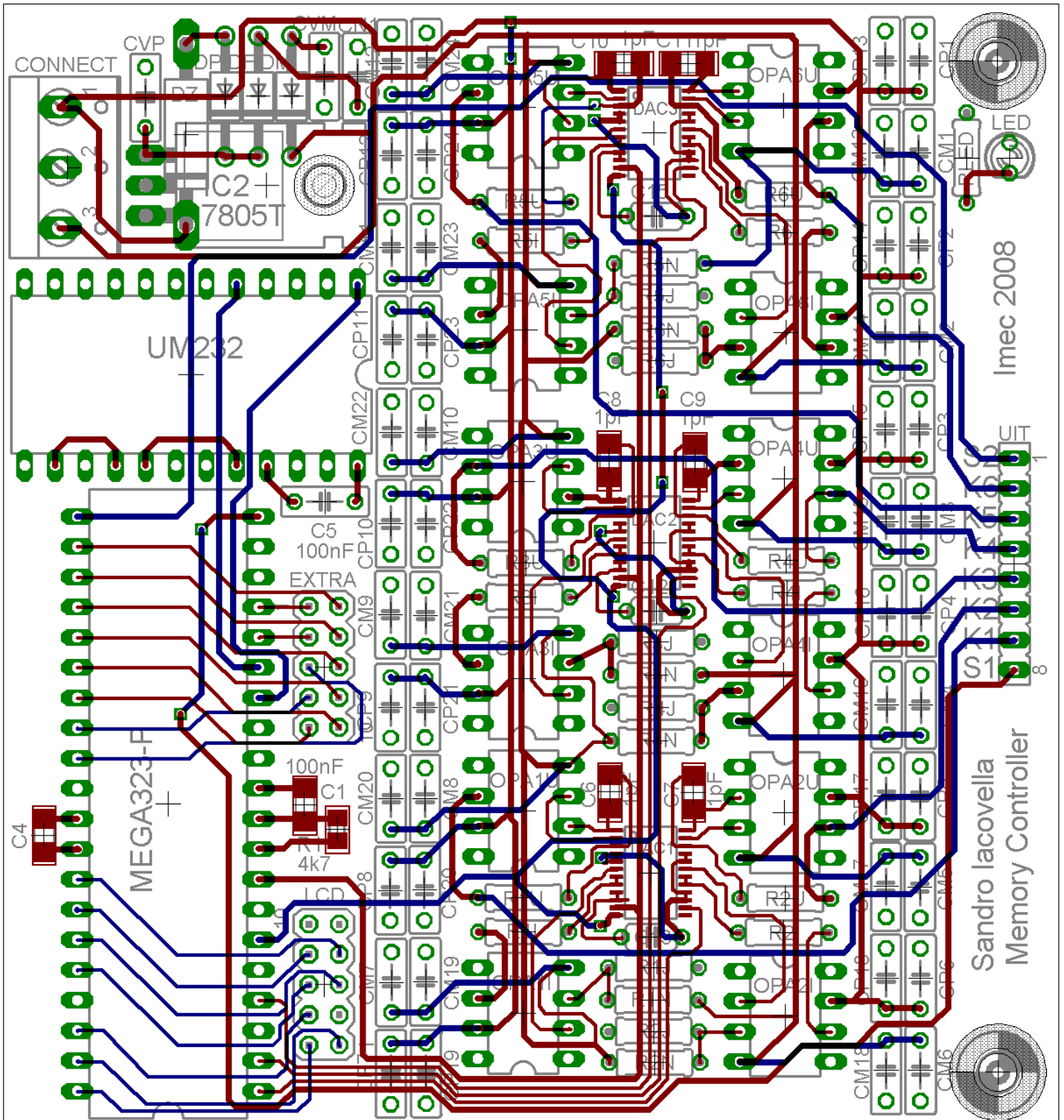


Figuur 41: Omzetting van +24V naar +5V

5.2.2 Ontwerp van de printed circuit board

De print werd ontworpen in Eagle 4.16r2. Er werd gekozen voor een 4-lagen PCB met de volgende lagenstructuur: bovenste signaalsvlak, massavlak, voedingsvlak en onderste signaalsvlak.

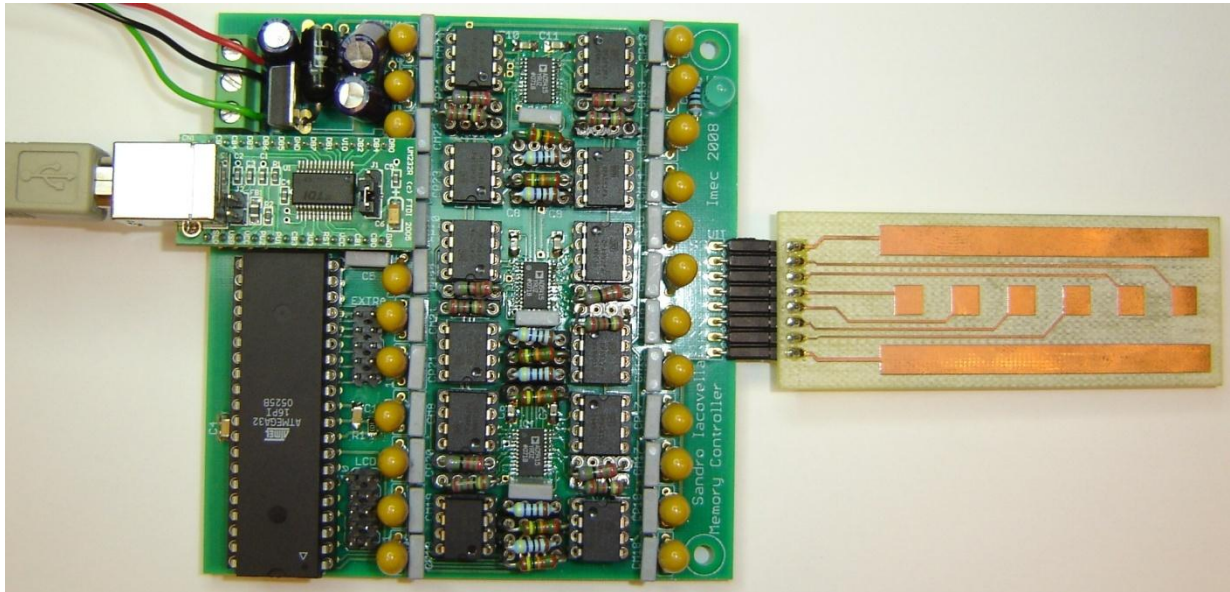
De print is 89mm breed en 95mm hoog. *Figuur 42* toont de layout van de print. De baantjes in de rode kleur bevinden zich op het bovenste signaalsvlak, terwijl de blauwe baantjes zich aan de onderzijde bevinden. De toevoer van spanning en data gebeurt aan de linkerbovenzijde. De uitgangspinnen zijn bereikbaar aan de rechterzijde van de print.



Figuur 42: Memory Controller PCB

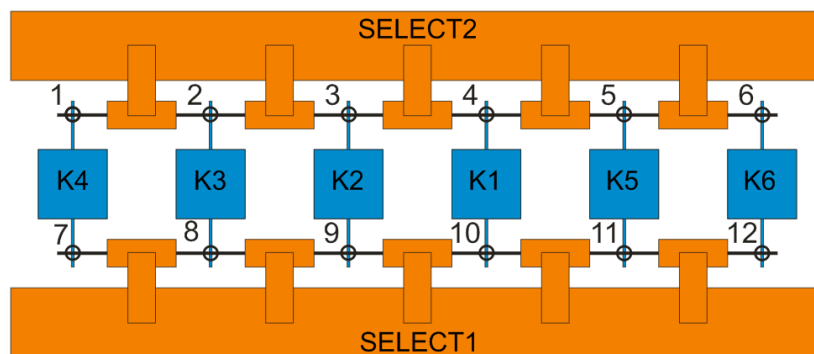
6 Metingen van de correcte werking van het gerealiseerde ontwerp

We sluiten af met een overzicht van de uitgevoerde metingen op de ontworpen aansturingseenheid. Hierbij werd de nauwkeurigheid van alle in te stellen parameters op de grafische user interface gecontroleerd. Onderstaande figuur toont de meetopstelling die we doorheen de volgende experimenten gebruikt hebben. Merk op dat aansturingplaat (rechts) een elektrodenconfiguratie heeft die overeenstemt met de ontworpen capacitief geschakelde kruispuntmatrix structuur van *Figuur 9*.



Figuur 43: Meetopstelling

Vooraleer we starten met een overzicht van de gemeten schakelpulsen volgt er eerst nog een verduidelijking van de manier waarop we 12 geheugens kunnen schakelen, terwijl we slechts over 6 signaalpinnen beschikken. Onderstaande figuur toont nogmaals het aan te sturen geheugenmonster, met een vermelding van welke contacten met welke kanalen van de print verbonden zijn.



Figuur 44: Geheugenmonster met aanduiding signaalpinnen

De microcontroller zorgt voor de juiste instellingscombinatie van de selectielijnen en de uitgangskanalen van de dac's. Hierdoor zijn we in staat elk van de 12 geheugenelementen te schakelen.

Bij het opstarten bevinden beide selectiekanaalen zich in een hoog-impedante tri-state toestand. Net voor het uitsturen van een spanningspuls wordt het selectiekanaal dat zich het dichtst bij het te schakelen geheugenelement bevindt omgevormd tot massa. Vervolgens worden de opeenvolgende spanningsamplitudes doorgestuurd naar de dac in kwestie. Op het moment dat de spanningspuls zijn eindwaarde bereikt wordt het selectiekanaal terugschakeld naar de tri-state toestand. Hiermee verhinderen we dat we telkens 2 geheugenelementen tegelijk zouden schakelen, of nog erger: helemaal geen schakeling veroorzaken. Onderstaande tabel toont dit aan.

Geheugenelement	Spanningskanaal	Selectiekanaal 1	Selectiekanaal 2
1	K4	Tri-state	Massa
2	K3	Tri-state	Massa
3	K2	Tri-state	Massa
4	K1	Tri-state	Massa
5	K5	Tri-state	Massa
6	K6	Tri-state	Massa
7	K4	Massa	Tri-state
8	K3	Massa	Tri-state
9	K2	Massa	Tri-state
10	K1	Massa	Tri-state
11	K5	Massa	Tri-state
12	K6	Massa	Tri-state

6.1 Instelling van de amplitude

Eerst en vooral werden er testen uitgevoerd op de spanningslineariteit, -amplitude en -resolutie van de pulsen. Hierbij werden de volgende tijdsinstellingen constant gehouden:

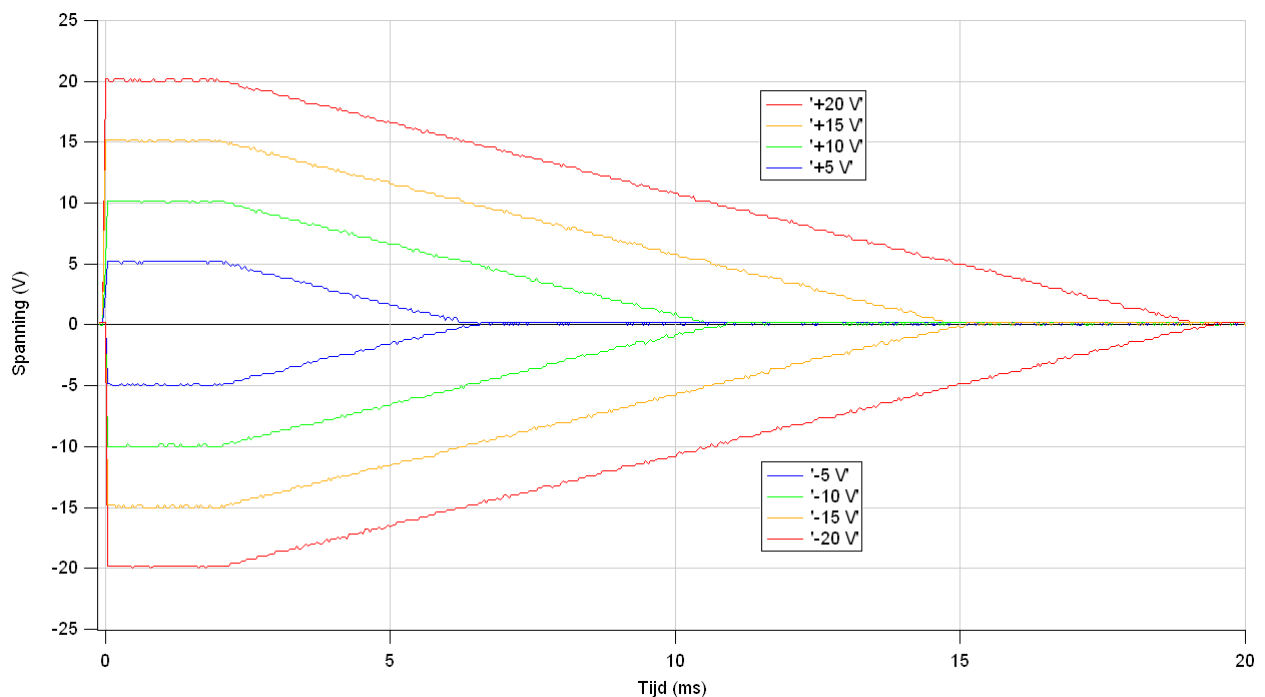
Rise time (μs)	On time (ms)	Fall time (ms/V)
10	1	0,88

Figuur 45 toont de meetresultaten. Op de eerste plaats kunnen we vaststellen dat de spanningsamplitude goed overeenkomt met de ingestelde waarden. De spanningsresolutie bedraagt 10mV.

Aangezien we voor iedere puls eenzelfde daaltijd per spanningseenheid hebben ingegeven, verwachten we dan ook een identieke richtingscoëfficiënt van de neergaande flank. Dit is eveneens merkbaar in onderstaande figuur.

De totale daaltijd tenslotte, die overigens dynamisch wordt weergegeven in de user interface, bedraagt voor de pulsen:

- $\pm 20\text{V}$: 17,6 ms
- $\pm 15\text{V}$: 13,2 ms
- $\pm 10\text{V}$: 8,8 ms
- $\pm 5\text{V}$: 4,4 ms



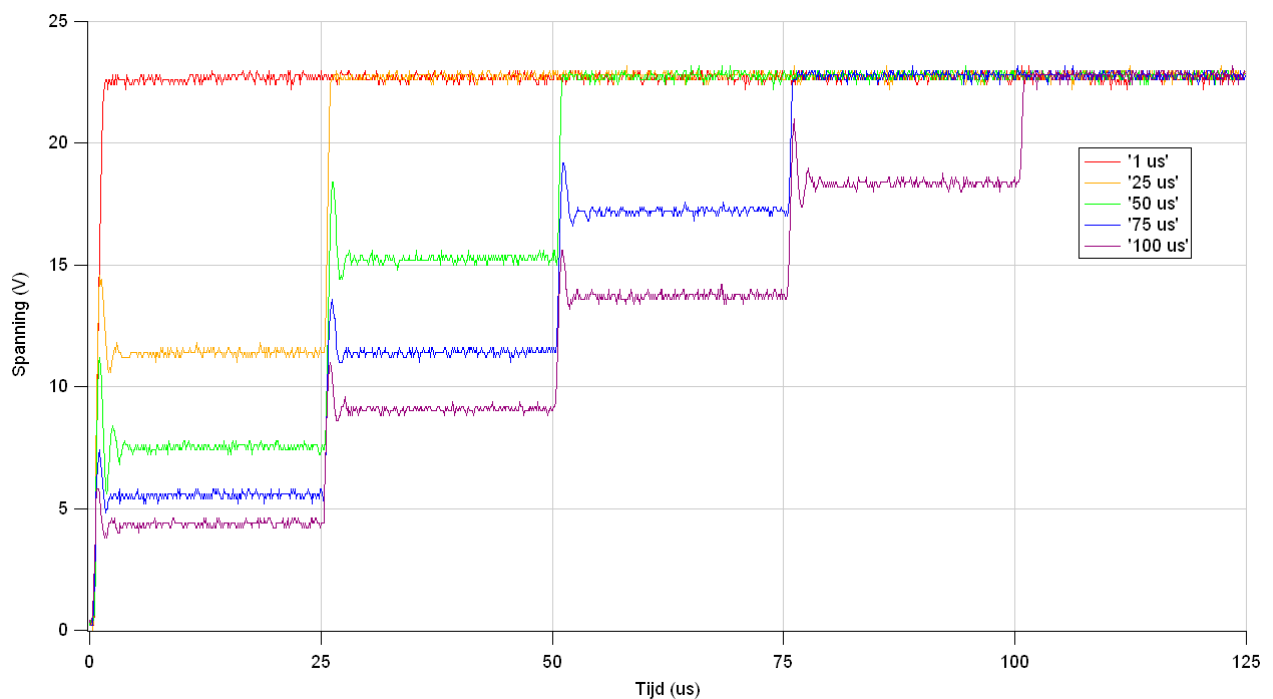
Figuur 45: Variaties op de amplitude

6.2 Instelling van de stijgsnelheid

Vervolgens werden er metingen uitgevoerd op de stijgsnelheid van de uitgestuurde spanningspulsen. De amplitude van alle pulsen werd hierbij gelijkgesteld aan +23V.

De stijgsnelheden van 1, 50, 75 en 100 μs worden bekomen door de spanning in respectievelijk 1, 2, 3, 4 of 5 equidistante stappen op te bouwen tot de uiteindelijke waarde. Onderstaande tabel toont ter verduidelijking de spanningen welke de microcontroller doorstuurt, in functie van de stijgtijd. De opgemeten waarden worden weergegeven in *Figuur 46*.

Stijgtijd (μs)	V ₁ (V)	V ₂ (V)	V ₃ (V)	V ₄ (V)	V ₅ (V)
1	+23,00	/	/	/	/
25	+11,50	+23,00	/	/	/
50	+7,67	+15,34	+23,00	/	/
75	+5,75	+11,50	+17,25	+23,00	/
100	+4,60	+9,20	+13,80	+18,40	+23,00



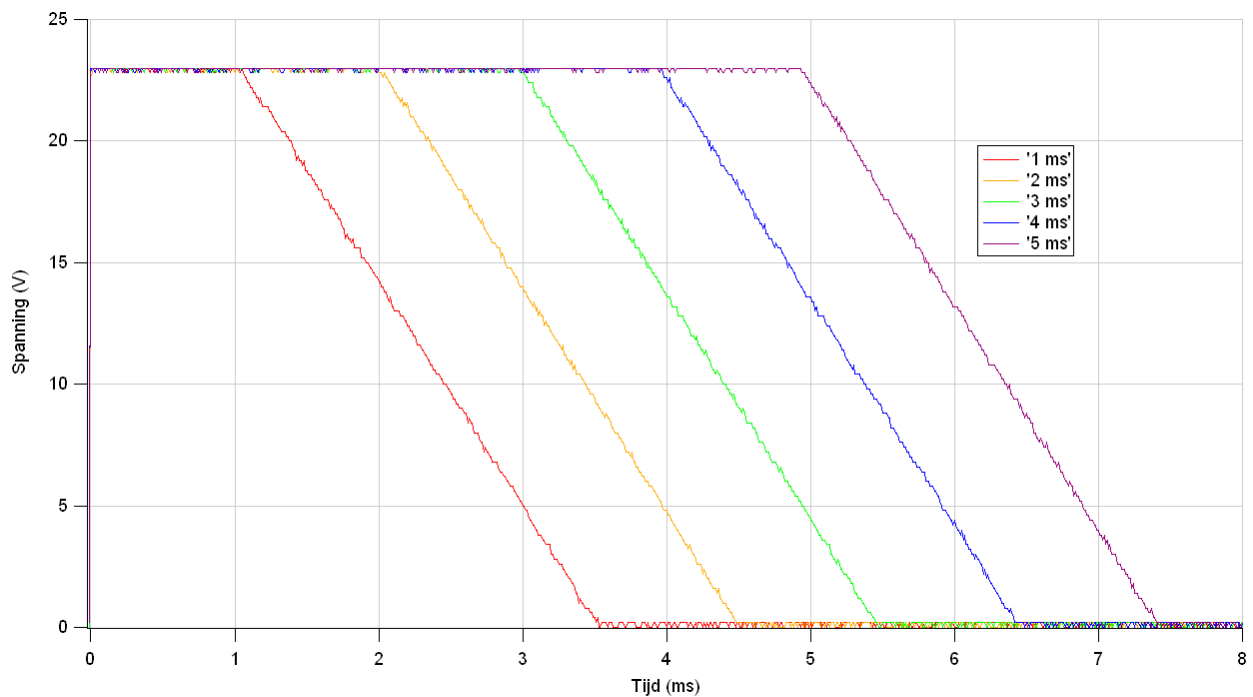
Figuur 46: Variaties op de stijgsnelheid

6.3 Instelling van de aan-tijd

Hierna volgden de testen op de aan-tijd van de uitgestuurde spanningspulsen. De parameters die ditmaal constant werden gehouden zijn:

Rise time (μs)	Amplitude (V)	Fall time (ms/V)
1	+23	0,11

Hierbij werd er telkens een pauze ingelast door de microcontroller nadat de ingestelde spanning bereikt werd. Bij het aflopen van de onderbreking werd de spanning dan pas afgebouwd tot aan 0V. *Figuur 47* demonstreert de spanningspulsen met aan-tijden van 1, 2, 3, 4 en 5 milliseconden.



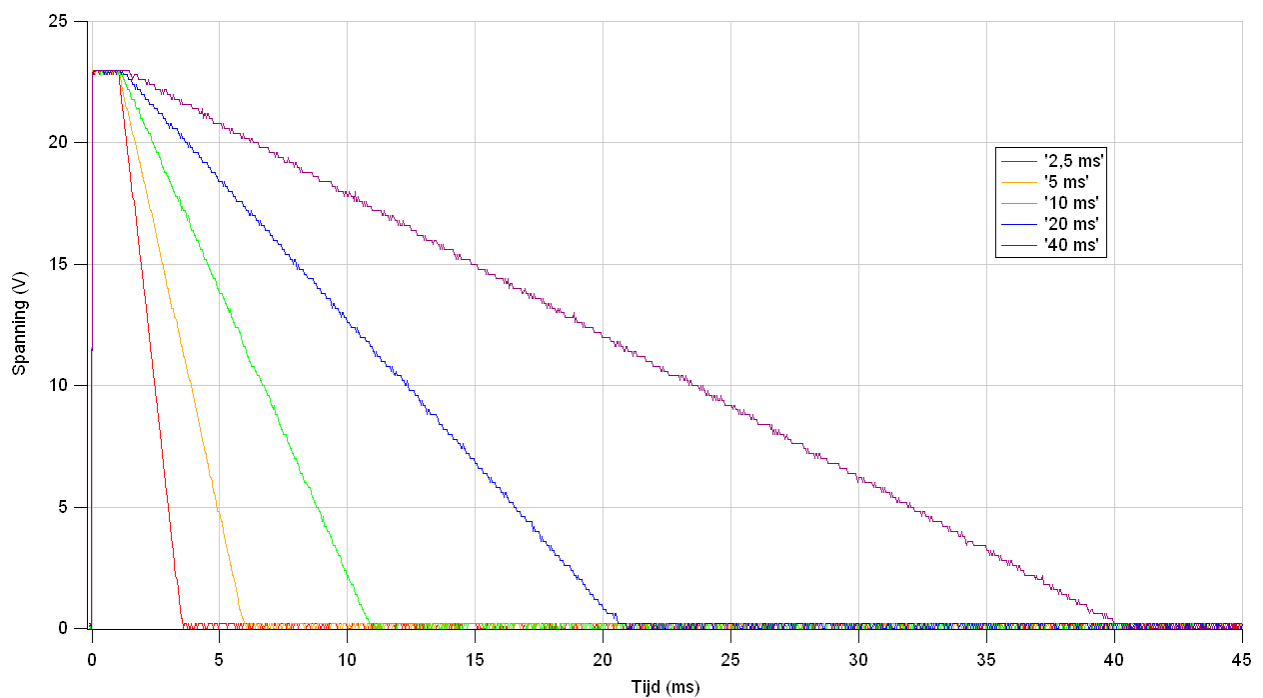
Figuur 47: Variaties op de aan-tijd

6.4 Instelling van de daaltijd

De laatste meting bestond uit de verificatie van de daaltijd van de spanningspulsen. De spanningsamplitude van alle pulsen bedraagt +23V. De stijgtijd werd constant gehouden op 1 microseconde en de aan-tijd op 1 milliseconde.

Rise time (μs)	Amplitude (V)	On time (ms)
1	+23	1

De instelmogelijkheden voor de daaltijd zijn als volgt: 0,11, 0,22, 0,44, 0,88 of 1,76 milliseconde per Volt. Dit wordt door de microcontroller verwezenlijkt door het 12-bit digitale codewoord in stappen van 16, 8, 4, 2 of 1 te verminderen tot aan 0. *Figuur 48* toont de spanningspulsen met variërende daaltijden, met een vermelding van de totale daaltijd in de legende.



Figuur 48: Variaties op de daaltijd

7 Besluit

In deze masterproef werd een programmeertoestel voor resistief schakelende organische geheugens ontworpen en gerealiseerd.

Dit programmeertoestel omvat ten eerste een user interface op pc (onder windows) waarmee de spanningsparameters eenvoudig instelbaar zijn. Deze pc werd vervolgens verbonden met de aansturingseenheid via het USB protocol.

De aansturingseenheid bevat de vereiste hardware om de ingestelde spanningspulsen te ontvangen en om te vormen tot werkelijke uitgangspulsen. Deze spanningspulsen worden vervolgens via een aansturingsplaat capacitief overgebracht naar het ontworpen capacitief geschakelde kruispuntmatrix geheugenmonster op folie.

Dit geheugenmonster wordt simpelweg aangebracht bovenop de aansturingsprint, die aangesloten is op de gerealiseerde print.

Metingen van de uitgangspulsen hebben aangetoond dat we een spanningsbereik van +23V tot -23V kunnen bekomen volgens het meest efficiënte profiel. De behaalde flanksnelheid van 25V per microseconde voldoet eveneens ruim aan de vooropgestelde vereisten.

Op het moment van schrijven is de productie van de geheugenmonsters op folie met de capacitief geschakelde kruispuntmatrix structuur nog niet afgerond. Dit is te wijten aan een defect aan een van de vereiste toestellen. Hierdoor hebben we de spanningspulsen helaas nog niet kunnen aanleggen aan een werkelijk geheugenelement.

Afgaande op de goede werking van het programmeertoestel, zowel in software als in hardware, kunnen we echter besluiten dat het ontworpen systeem wel degelijk in staat is de geheugens efficiënt naar beide toestanden te schakelen. De uitvoerige simulaties op het equivalente geheugenmodel hebben immers aangetoond dat we, rekening houdend met het rendement van de aansturingsmethode, in staat zijn de drempelspanningen van het geheugen te bereiken.

De broncode van de user interface, de secundaire DLL en de microcontroller is terug te vinden op de CD die hoort bij deze masterproef. Deze is grondig gedocumenteerd en beslaat een 50-tal pagina's.

8 Bibliografie

- [1] Bez R., en Pirovano A., "Mater. Sci. Semicond. Process." 2004, pp. 7-394.
- [2] Potember, R.S., "Electrical switching and memory phenomena in Cu-TCNQ thin-films." Applied Physics Letter, 1979, pp. 405-407.
- [3] Müller R., Naulaerts R., Billen J., Genoe J., Heremans P., "CuTCNQ resistive nonvolatile memories with a noble metal bottom electrode." Applied Physics Letter, 2007, Issue 90, p. 063503.
- [4] Müller R., De Jonge S., Myny K., Wouters D. J., Genoe J., Heremans P., "Organic CuTCNQ integrated in complementary metal oxide semiconductorcopper back end-of-line for nonvolatile memories." Applied Physics Letter, 2006, Issue 89.
- [5] Müller R., De Jonge S., Myny K., Wouters D. J., Genoe J., Heremans P., "Solid-state electronics." 2006, Issue 50, pp. 601-605.
- [6] Müller R., Billen J., Naulaerts R., Rouault O., Goux L., Wouters D. J., Genoe J., Heremans P., "Electrical Properties of CuTCNQ Based Organic Memories Targeting Integration in the CMOS Back End-of-Line." Materials Research Society, Issue 997, Vol. 2007.
- [7] Oyamada T., Tanaka H., Matsushige K., Sasabe H., Adachi C., "Switching effect in CuTCNQ charge transfer-complex thin films by vacuum deposition." Applied Physics Letter, 2003, Issue 83, Vol. 2003, p. 1252.
- [8] Keuer T., Nauenheim C., Böttger U., Waser R., "Preparation and characterisation of amorphous Cu:7,7,8,8-Tetracyanoquinodimethane thin films with low surface roughness via thermal codeposition." Thin Solid Films, 2006, Issue 515, pp. 193-1896.
- [9] Keuer T., Böttger U., Schindler C., Waser T., "On the origin of bistable resistive switching in metal organic charge transfer complex memory cells." Applied Physics Letter, 2007, Issue 91.
- [10] Müller R., De Jonge S., Myny K., Wouters D., Genoe J., Heremans P., "Organic CuTCNQ non-volatile memories for integration in the CMOS backend-of-line: preparation from gas/solid reaction and downscaling to an area of $25 \mu\text{m}^2$." Solid State Electronics, 2006, Issue 50, pp. 601-605.
- [11] Müller R., Genoe J., Heremans P., "Nonvolatile Cu/CuTCNQ/Al memory prepared by current controlled oxidation of a Cu anode in LiTCNQ saturated acetonitrile." Applied Physics Letter, 2006, Issue 88, p. 242105.
- [12] Billen J., Steudel S., Müller R., Genoe J., Heremans P., "A comprehensive model for bipolar electrical switching of CuTCNQ memories." Applied Physics Letter, 2007, Issue 91, p. 263507.

- [13] Polyimide folie. <http://en.wikipedia.org/wiki/Polyimide>. [Online]
- [14] Microsoft Developer Network. <http://msdn.microsoft.com>. [Online]
- [15] Atmel Atmega 32. http://www.atmel.com/dyn/Products/Product_card.asp?part_id=2014. [Online]
- [16] Softwarematige USB ondersteuning voor Atmel.
<http://www.obdev.at/products/avrusb/index.html>. [Online]
- [17] USB naar serieel convertor FTDI UM-232R DIP module. <http://www.ftdichip.com>. [Online]
- [18] Analooq naar digitaal convertor AD5415.
<http://www.analog.com/en/prod/0,,AD5415,00.html>. [Online]
- [19] Opamp OPA552. <http://focus.ti.com/docs/prod/folders/print/opa552.html>. [Online]
- [20] IMEC website. <http://www.imec.be>. [Online]
- [21] Genoe, Jan., PCB layout regels voor hoogfrequente digitale circuits en voor EMC compatibiliteit. <http://www.khlim.be/~jgenoe/Cursus/EMC-compatibiliteit.pdf>. [Online]
- [22] Analooq naar digitaal convertor en SPI protocol informatie.
<http://instruct1.cit.cornell.edu/courses/ee476/SPI/index.html>. [Online]
- [23] Eagle PCB design tutorial 1. http://server.oersted.dtu.dk/personal/mho/eagle/eagle_tut.pdf. [Online]
- [24] Eagle PCB design tutorial 2.
http://www.ece.msstate.edu/~reese/senior_design/pcb/PCBDesignTutorialRevA.pdf. [Online]
- [25] AVR042: AVR hardware design considerations.
http://www.atmel.com/dyn/resources/prod_documents/doc2521.pdf. [Online]
- [26] Parsons, Andrew en Randolph, Nick., *Wrox Professional Visual Studio 2005*. Wiley Publishing, Inc, 2006.
- [27] Liberty, Jesse., *Programming C#, 2nd Edition*. O'Reilly, 2002.